



デュアル絶縁型RS232 μModule トランシーバ+電源

特長

- UL規格定格デュアルRS232トランシーバ:2500VRMS
UL規格認定  ファイル番号E15178
- 絶縁型DC電源:最大200mAで5V
- 外付け部品が不要
- 1.62V~5.5Vのロジック電源により、柔軟なデジタル・インタフェースが可能
- 高速動作
 - 250pF/3kΩの負荷で1Mbps
 - 1nF/3kΩの負荷で250kbps
 - 2.5nF/3kΩのTIA/EIA-232-F負荷で100kbps
- 3.3V (LTM2882-3) または5V (LTM2882-5) 動作
- 絶縁型RS232インタフェースに対する、あるいは絶縁バリアを介した最大±10kVのESD (人体モデル) による損傷やラッチアップなし
- 優れた同相過渡電圧耐性:30kV/μs
- 同相動作電圧:560VPEAK
- 真のRS232準拠出力レベル
- 高さの低い(15mm×11.25mm)表面実装BGAおよびLGAパッケージ

アプリケーション

- 絶縁型RS232インタフェース
- 産業用通信
- テストおよび測定装置
- RS232グランド・ループの遮断

、LT、LTC、LTM、Linear Technology、Linear のロゴおよびμModule はリアテクノロジ社登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

概要

LTM[®]2882はガルバニック絶縁されたデュアルRS232 μModule[®]トランシーバです。外付け部品は不要です。内蔵の絶縁型DC/DCコンバータを介して、3.3Vまたは5Vの単一電源でインタフェースの両サイドに電力を供給します。ロジック電源ピンにより、主電源に関係なく、1.62V~5.5Vの種々のロジック・レベルと容易にインタフェース可能です。

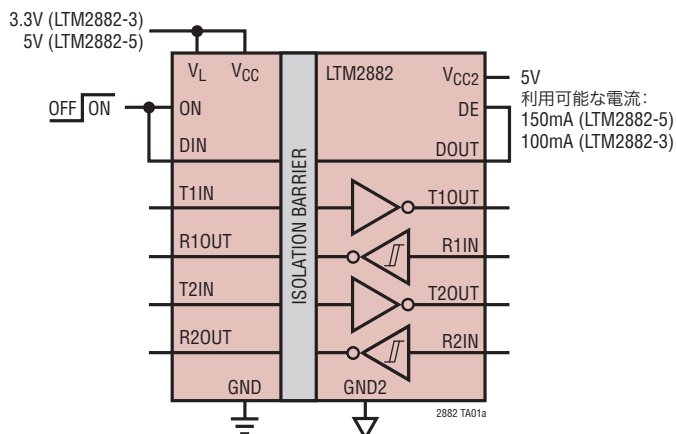
結合インダクタと絶縁パワートランスにより、ライン・トランシーバとロジック・インタフェースの間に2500VRMSの絶縁性を与えます。このデバイスはグランド電位が互いに異なるシステム間に最適で、大きな同相電圧を許容します。30kV/μsを超える同相過渡電圧でも通信が中断されないことが保証されています。

このデバイスはTIA/EIA-232-F規格に適合しています。ドライバ出力は過負荷に対して保護されており、損傷を受けずにグランドまたは最大±15Vに短絡可能です。また、絶縁された補助デジタル・チャンネルも使用可能で、このチャンネルを使用してDEピンを制御することにより、半二重動作に設定することができます。

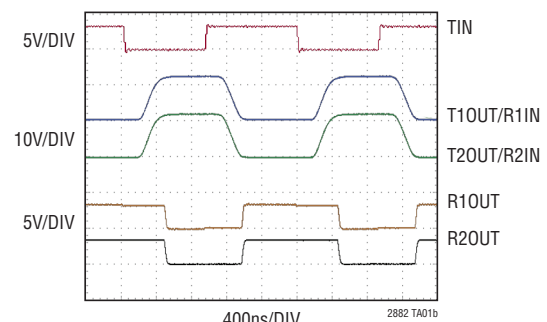
高度なESD保護機能により、絶縁型電源に対してトランシーバ・インタフェース・ピンで±10kV(人体モデル)まで、また、ロジック電源に対して絶縁バリアを介して±10kV(人体モデル)まで、ラッチアップや損傷なしに耐えることができます。

標準的応用例

絶縁型デュアルRS232 μModuleトランシーバ



1Mbps動作



ドライバの出力はレシーバの入口に接続
TOUTの負荷 = 250pF + RIN
ROUTの負荷 = 150pF

LTM2882

絶対最大定格

(Note 1)

V_{CC} からGND $-0.3V \sim 6V$

V_L からGND $-0.3V \sim 6V$

V_{CC2} からGND2 $-0.3V \sim 6V$

ロジック入力

T1IN, T2IN, ON, DINからGND $-0.3V \sim (V_L + 0.3V)$

DEからGND2 $-0.3V \sim (V_{CC2} + 0.3V)$

ロジック出力

R1OUT, R2OUTからGND $-0.3V \sim (V_L + 0.3V)$

DOUTからGND2 $-0.3V \sim (V_{CC2} + 0.3V)$

ドライバの出力電圧

T1OUT, T2OUTからGND2 $-15V \sim 15V$

レシーバの入力電圧

R1IN, R2INからGND2 $-25V \sim 25V$

動作温度範囲 (Note 4)

LTM2882C $0^\circ C \leq T_A \leq 70^\circ C$

LTM2882I $-40^\circ C \leq T_A \leq 85^\circ C$

LTM2882H $-40^\circ C \leq T_A \leq 105^\circ C$

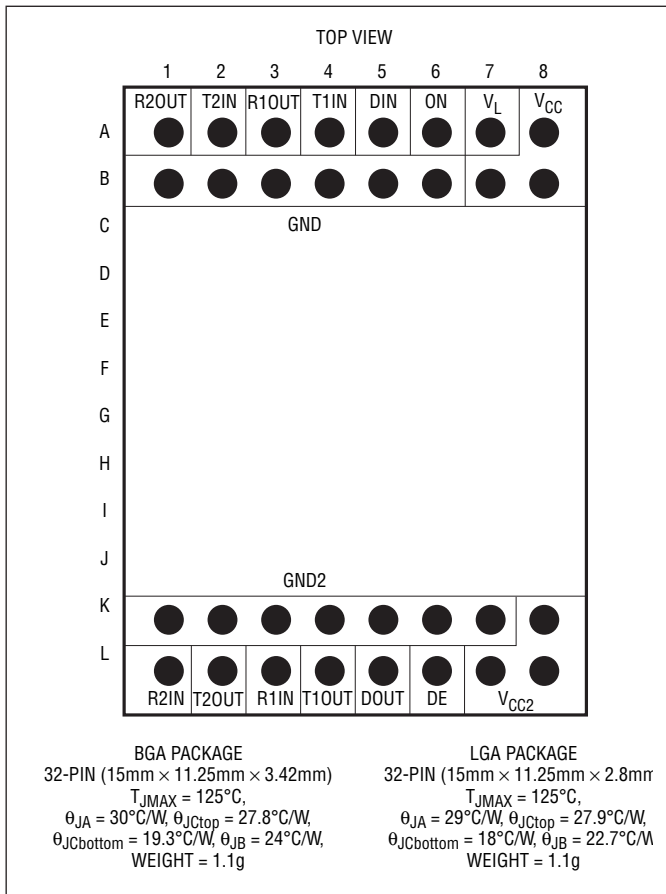
LTM2882MP $-55^\circ C \sim 105^\circ C$

最大内部動作温度 $125^\circ C$

保存温度範囲 $-55^\circ C \sim 125^\circ C$

パッケージ本体のピーク・リフロー温度 $245^\circ C$

ピン配置



発注情報

無鉛仕上げ	トレイ	製品マーキング*	パッケージ	温度範囲
LTM2882CY-3#PBF	LTM2882CY-3#PBF	LTM2882Y-3	32-Pin (15mm × 11.25mm × 3.42mm) BGA	0°C to 70°C
LTM2882IY-3#PBF	LTM2882IY-3#PBF	LTM2882Y-3	32-Pin (15mm × 11.25mm × 3.42mm) BGA	-40°C to 85°C
LTM2882HY-3#PBF	LTM2882HY-3#PBF	LTM2882Y-3	32-Pin (15mm × 11.25mm × 3.42mm) BGA	-40°C to 105°C
LTM2882MPY-3#PBF	LTM2882MPY-3#PBF	LTM2882Y-3	32-Pin (15mm × 11.25mm × 3.42mm) BGA	-55°C to 105°C
LTM2882CY-5#PBF	LTM2882CY-5#PBF	LTM2882Y-5	32-Pin (15mm × 11.25mm × 3.42mm) BGA	0°C to 70°C
LTM2882IY-5#PBF	LTM2882IY-5#PBF	LTM2882Y-5	32-Pin (15mm × 11.25mm × 3.42mm) BGA	-40°C to 85°C
LTM2882HY-5#PBF	LTM2882HY-5#PBF	LTM2882Y-5	32-Pin (15mm × 11.25mm × 3.42mm) BGA	-40°C to 105°C
LTM2882MPY-5#PBF	LTM2882MPY-5#PBF	LTM2882Y-5	32-Pin (15mm × 11.25mm × 3.42mm) BGA	-55°C to 105°C
LTM2882CV-3#PBF	LTM2882CV-3#PBF	LTM2882V-3	32-Pin (15mm × 11.25mm × 2.8mm) LGA	0°C to 70°C
LTM2882IV-3#PBF	LTM2882IV-3#PBF	LTM2882V-3	32-Pin (15mm × 11.25mm × 2.8mm) LGA	-40°C to 85°C
LTM2882CV-5#PBF	LTM2882CV-5#PBF	LTM2882V-5	32-Pin (15mm × 11.25mm × 2.8mm) LGA	0°C to 70°C
LTM2882IV-5#PBF	LTM2882IV-5#PBF	LTM2882V-5	32-Pin (15mm × 11.25mm × 2.8mm) LGA	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。
鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
この製品はトレイでのみ供給されます。詳細については、<http://www.linear-tech.co.jp/packaging/> をご覧ください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、LTM2882-3 $V_{CC} = 3.3\text{V}$ 、LTM2882-5 $V_{CC} = 5.0\text{V}$ 、 $V_L = V_{CC}$ 、および $\text{GND} = \text{GND2} = 0\text{V}$ 、 $\text{ON} = V_L$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
電源							
V_{CC}	Input Supply Range	LTM2882-3	●	3.0	3.3	3.6	V
		LTM2882-5	●	4.5	5.0	5.5	V
V_L	Logic Supply Range		●	1.62		5.5	V
I_{CC}	Input Supply Current	ON = 0V	●		0	10	μA
		LTM2882-3, No Load	●		24	30	mA
		LTM2882-5, No Load	●		17	21	mA
V_{CC2}	Regulated Output Voltage, Loaded	LTM2882-3 DE = 0V, $I_{LOAD} = 100\text{mA}$	●	4.7	5.0		V
		LTM2882-3, H/MP-Grade, $I_{LOAD} = 90\text{mA}$	●	4.75			V
		LTM2882-5 DE = 0V, $I_{LOAD} = 150\text{mA}$	●	4.7	5.0		V
$V_{CC2(\text{NOLOAD})}$	Regulated Output Voltage, No Load	DE = 0, No Load		4.8	5.0	5.35	V
	Efficiency	$I_{CC2} = 100\text{mA}$, LTM2882-5 (Note 2)			65		%
I_{CC2}	Output Supply Short-Circuit Current		●			250	mA
ドライバ							
V_{OLD}	Driver Output Voltage Low	$R_L = 3\text{k}\Omega$	●	-5	-5.7		V
V_{OHD}	Driver Output Voltage High	$R_L = 3\text{k}\Omega$	●	5	6.2		V
I_{OSD}	Driver Short-Circuit Current	$V_{T1OUT}, V_{T2OUT} = 0\text{V}$, $V_{CC2} = 5.5\text{V}$	●		± 35	± 70	mA
I_{OZD}	Driver Three-State (High Impedance) Output Current	DE = 0V, $V_{T1OUT}, V_{T2OUT} = \pm 15\text{V}$	●		± 0.1	± 10	μA
レシーバ							
V_{IR}	Receiver Input Threshold	Input Low	●	0.8	1.3		V
		Input High	●		1.7	2.5	V
		Input High, H/MP-Grade	●			2.7	V
V_{HYSR}	Receiver Input Hysteresis		●	0.1	0.4	1.0	V
R_{IN}	Receiver Input Resistance	$-15\text{V} \leq (V_{R1IN}, V_{R2IN}) \leq 15\text{V}$	●	3	5	7	$\text{k}\Omega$
ロジック							
V_{ITH}	Logic Input Threshold Voltage	ON, T1IN, T2IN, DIN = $1.62\text{V} \leq V_L < 2.35\text{V}$	●	$0.25 \cdot V_L$		$0.75 \cdot V_L$	V
		ON, T1IN, T2IN, DIN = $2.35\text{V} \leq V_L \leq 5.5\text{V}$	●	0.4		$0.67 \cdot V_L$	V
		DE	●	0.4		$0.67 \cdot V_{CC2}$	V
I_{INL}	Logic Input Current		●			± 1	μA
V_{HYS}	Logic Input Hysteresis	T1IN, T2IN, DIN (Note 2)			150		mV
V_{OH}	Logic Output High Voltage	R1OUT, R2OUT $I_{LOAD} = -1\text{mA}$ (Sourcing), $1.62\text{V} \leq V_L < 3.0\text{V}$	●	$V_L - 0.4$			V
		$I_{LOAD} = -4\text{mA}$ (Sourcing), $3.0\text{V} \leq V_L \leq 5.5\text{V}$	●	$V_L - 0.4$			V
		DOUT, $I_{LOAD} = -4\text{mA}$ (Sourcing)	●	$V_{CC2} - 0.4$			V
V_{OL}	Logic Output Low Voltage	R1OUT, R2OUT $I_{LOAD} = 1\text{mA}$ (Sinking), $1.62\text{V} \leq V_L < 3.0\text{V}$	●			0.4	V
		$I_{LOAD} = 4\text{mA}$ (Sinking), $3.0\text{V} \leq V_L \leq 5.5\text{V}$	●			0.4	V
		DOUT, $I_{LOAD} = 4\text{mA}$ (Sinking)	●			0.4	V
ESD (HBM) (Note 2)							
	RS232 Driver and Receiver Protection	(T1OUT, T2OUT, R1IN, R2IN) to (V_{CC2} , GND2)			± 10		kV
		(T1OUT, T2OUT, R1IN, R2IN) to (V_{CC} , V_L , GND)			± 10		kV
	Isolation Boundary	(V_{CC2} , GND2) to (V_{CC} , V_L , GND)			± 10		kV

2882fc

スイッチング特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、LTM2882-3 $V_{CC} = 3.3\text{V}$ 、LTM2882-5 $V_{CC} = 5.0\text{V}$ 、 $V_L = V_{CC}$ 、および $\text{GND} = \text{GND2} = 0\text{V}$ 、 $\text{ON} = V_L$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
	Maximum Data Rate (T1IN to T1OUT, T2IN to T2OUT)	$R_L = 3\text{k}\Omega$, $C_L = 2.5\text{nF}$ (Note 3)	●	100		kbps
		$R_L = 3\text{k}\Omega$, $C_L = 1\text{nF}$ (Note 3)	●	250		kbps
		$R_L = 3\text{k}\Omega$, $C_L = 250\text{pF}$ (Note 3)	●	1000		kbps
	Maximum Data Rate (DIN to DOUT)	$C_L = 15\text{pF}$ (Note 3)	●	10		Mbps
ドライバ						
	Driver Slew Rate ($6\text{V}/t_{\text{THL}}$ or t_{TLH})	$R_L = 3\text{k}\Omega$, $C_L = 50\text{pF}$ (Figure 1)	●		150	V/ μs
t_{PHLD} , t_{PLHD}	Driver Propagation Delay	$R_L = 3\text{k}\Omega$, $C_L = 50\text{pF}$ (Figure 1)	●	0.2	0.5	μs
t_{SKEWD}	Driver Skew ($ t_{\text{PHLD}} - t_{\text{PLHD}} $)	$R_L = 3\text{k}\Omega$, $C_L = 50\text{pF}$ (Figure 1)		40		ns
t_{PZHD} , t_{PZLD}	Driver Output Enable Time	$\text{DE} = \uparrow$, $R_L = 3\text{k}\Omega$, $C_L = 50\text{pF}$ (Figure 2)	●	0.6	2	μs
t_{PHZD} , t_{PLZD}	Driver Output Disable Time	$\text{DE} = \downarrow$, $R_L = 3\text{k}\Omega$, $C_L = 50\text{pF}$ (Figure 2)	●	0.3	2	μs
レシーバ						
t_{PHLR} , t_{PLHR}	Receiver Propagation Delay	$C_L = 150\text{pF}$ (Figure 3)	●	0.2	0.4	μs
t_{SKEWR}	Receiver Skew ($ t_{\text{PHLR}} - t_{\text{PLHR}} $)	$C_L = 150\text{pF}$ (Figure 3)		40		ns
t_{RR} , t_{FR}	Receiver Rise or Fall Time	$C_L = 150\text{pF}$ (Figure 3)	●	60	200	ns
補助チャンネル						
t_{PHLL} , t_{PLHL}	Propagation Delay	$C_L = 15\text{pF}$, t_{R} and $t_{\text{F}} < 4\text{ns}$ (Figure 4)	●	60	100	ns
t_{RL} , t_{FL}	Rise or Fall Time	$C_L = 150\text{pF}$ (Figure 4)	●	60	200	ns
電源						
	Power-Up Time	$\text{ON} = \uparrow$ to $V_{\text{CC2(MIN)}}$	●	0.2	2	ms

絶縁特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、LTM2882-3 $V_{CC} = 3.3\text{V}$ 、LTM2882-5 $V_{CC} = 5.0\text{V}$ 、 $V_L = V_{CC}$ 、および $\text{GND} = \text{GND2} = 0\text{V}$ 、 $\text{ON} = V_L$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{ISO}	Rated Dielectric Insulation Voltage	1 Minute, Derived from 1 Second Test		2500		V_{RMS}
		1 Second (Note 5)		± 4400		V
	Common Mode Transient Immunity	$V_L = \text{ON} = 3.3\text{V}$, $V_{\text{CM}} = 1\text{kV}$, $\Delta t = 33\text{ns}$ (Note 2)		30		kV/ μs
V_{IORM}	Maximum Working Insulation Voltage	(Notes 2, 5)		560		V_{PEAK}
				400		V_{RMS}
	Partial Discharge	$V_{\text{PR}} = 1050 V_{\text{PEAK}}$ (Notes 2, 5)			5	pC
	Input to Output Resistance	(Notes 2, 5)		10^9		Ω
	Input to Output Capacitance	(Notes 2, 5)		6		pF
	Creepage Distance	(Notes 2, 5)		9.48		mm

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: 設計によって保証されており、製造時テストは行われない。

Note 3: 最大データレートは他の測定されたパラメータによって保証され、直接にはテストされない。

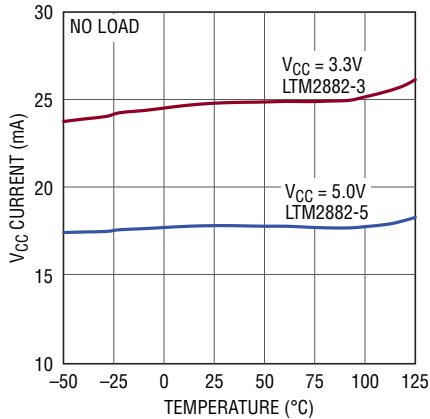
Note 4: このデバイスには短時間の過負荷状態の間デバイスを保護するための過温度保護機能が備わっている。過温度保護機能がアクティブなとき接合部温度は 125°C を超える。規定された最高動作接合部温度を超えた動作が継続するとデバイスの劣化または故障が生じるおそれがある。

Note 5: GNDからGND2に対してテストを実施。そのとき全てのピンは一次側、二次側ともにそれぞれのGNDに短絡した状態とする。

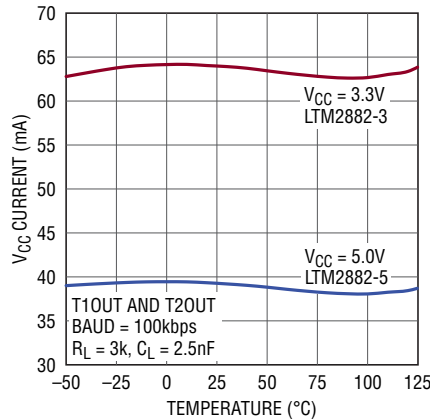
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、LTM2882-3 $V_{CC} = 3.3\text{V}$ 、LTM2882-5 $V_{CC} = 5\text{V}$ 、 $V_L = 3.3\text{V}$ 、および $\text{GND} = \text{GND2} = 0\text{V}$ 、 $\text{ON} = V_L$ 。

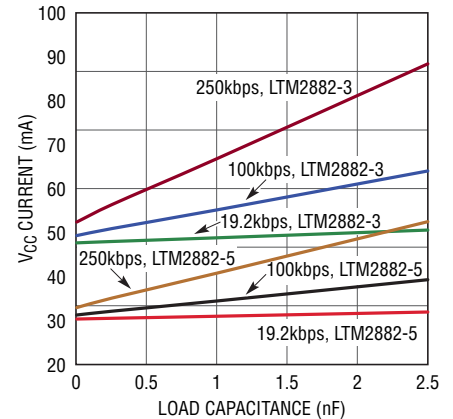
V_{CC}消費電流と温度



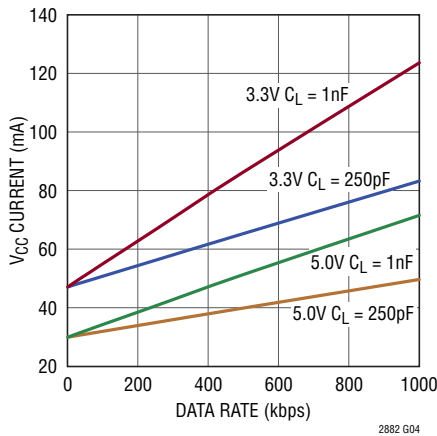
V_{CC}消費電流と温度



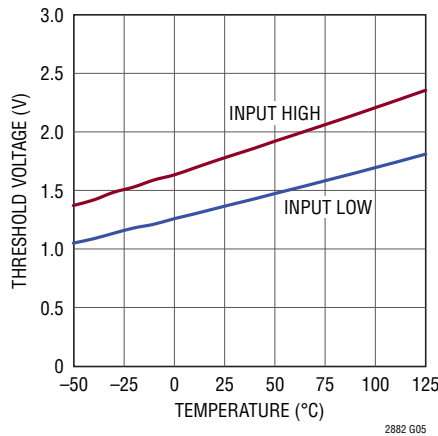
V_{CC}消費電流と負荷容量
(デュアル・トランシーバ)



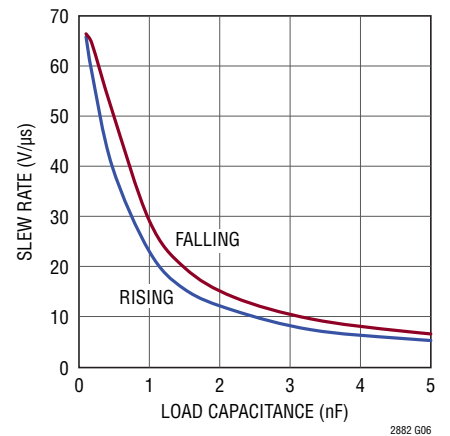
V_{CC}消費電流とデータレート
(デュアル・トランシーバ)



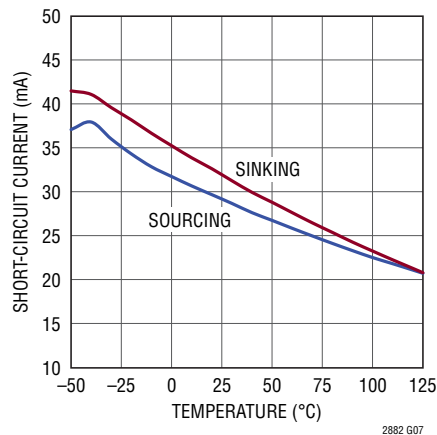
レシーバの入カスレッシュOLDと温度



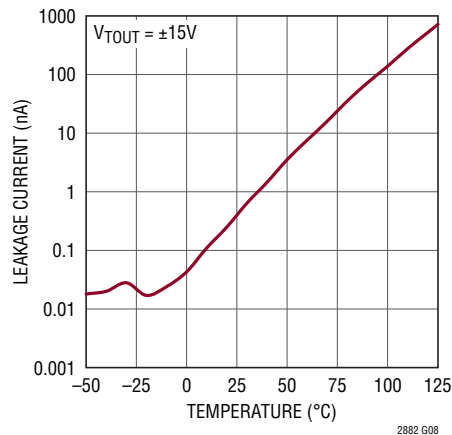
ドライバのスルーレートと負荷容量



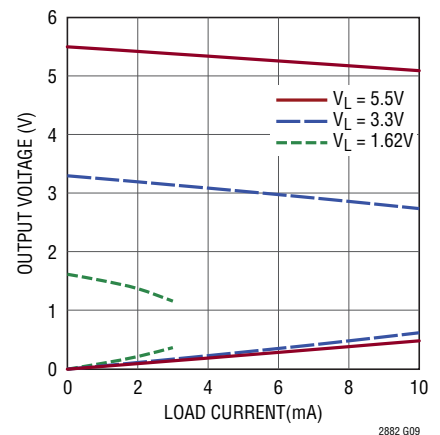
ドライバの短絡電流と温度



ディスエーブルされている
ドライバのリーク電流と温度(±15V)



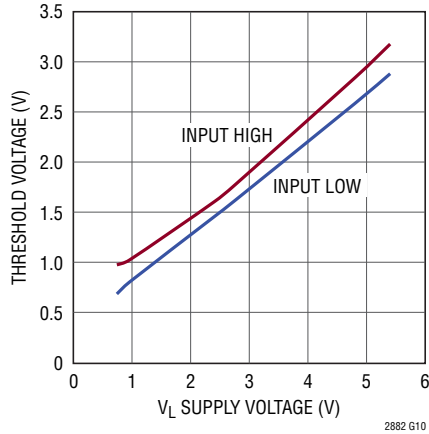
レシーバの出力電圧と負荷電流



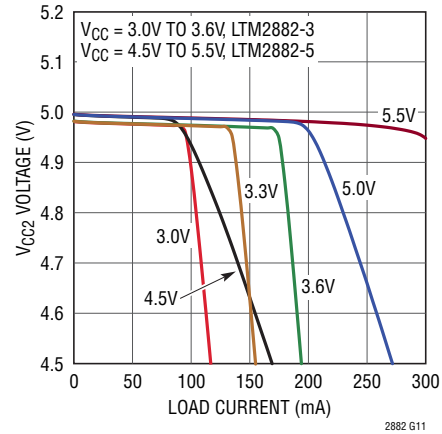
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、LTM2882-3 $V_{CC} = 3.3\text{V}$ 、LTM2882-5 $V_{CC} = 5\text{V}$ 、 $V_L = 3.3\text{V}$ 、および $\text{GND} = \text{GND2} = 0\text{V}$ 、 $\text{ON} = V_L$ 。

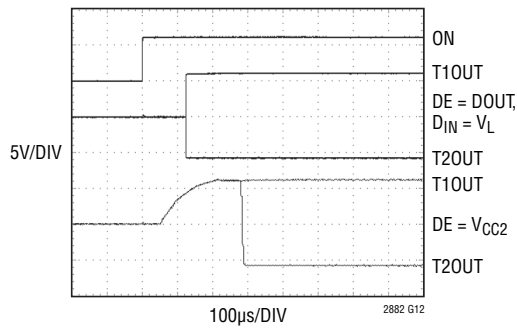
ロジックの入カスレッシュホールドと V_L 電源電圧



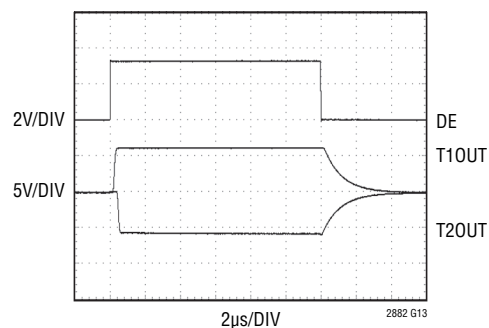
V_{CC2} の出力電圧と負荷電流



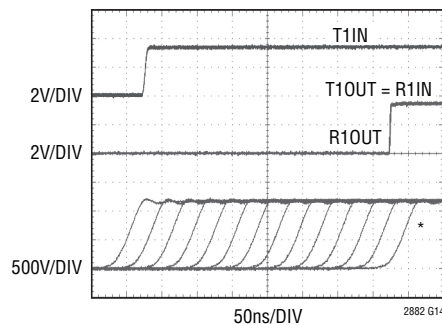
シャットダウンから復帰するときのドライバ出力



ドライバの出力のイネーブル/ディスエーブル



35kV/µs の同相過渡電圧を与えたときの動作

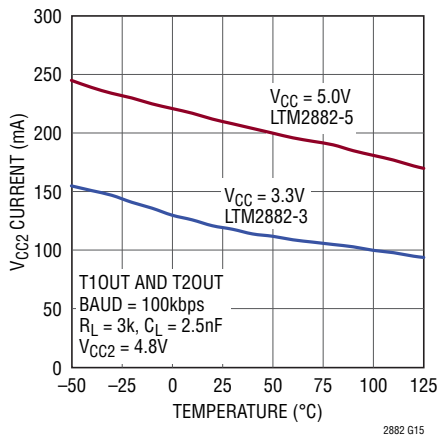


* MULTIPLE SWEEPS OF COMMON MODE TRANSIENTS

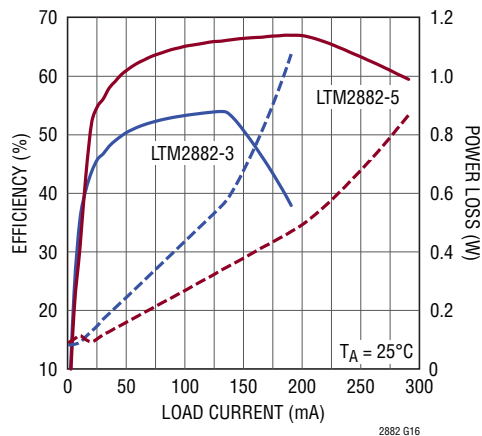
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、LTM2882-3 $V_{CC} = 3.3\text{V}$ 、LTM2882-5 $V_{CC} = 5\text{V}$ 、 $V_L = 3.3\text{V}$ 、および $\text{GND} = \text{GND2} = 0\text{V}$ 、 $\text{ON} = V_L$ 。

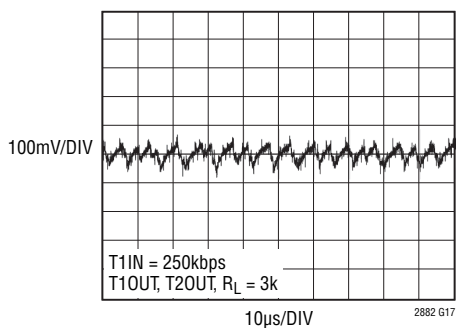
V_{CC2} の消費電流と温度



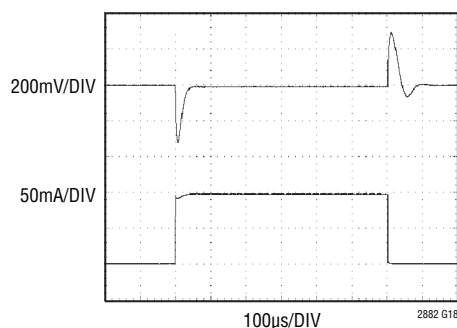
V_{CC2} の電力効率



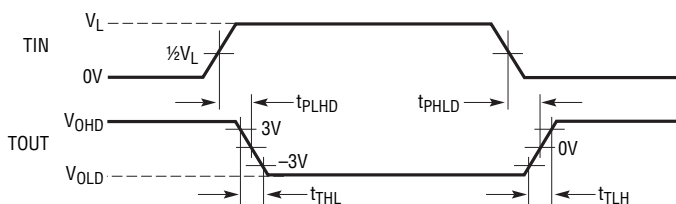
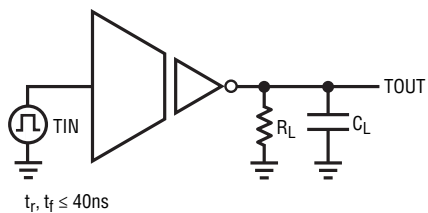
V_{CC2} のリプルとノイズ



V_{CC2} の負荷ステップ応答

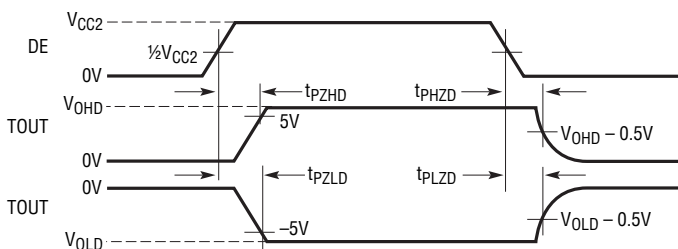
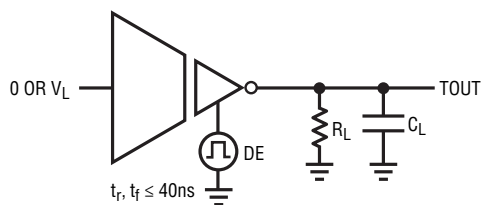


テスト回路



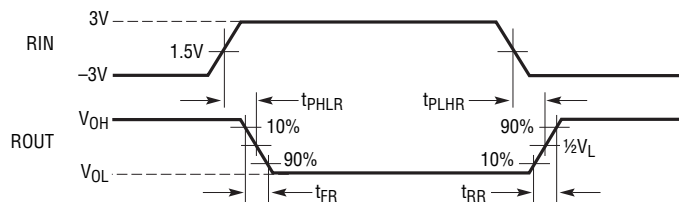
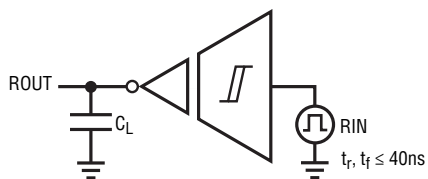
2882 F01

図1. ドライバのスルーレートとタイミングの測定



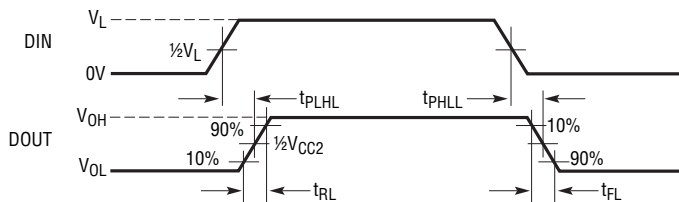
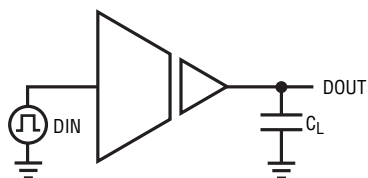
2882 F02

図2. ドライバのイネーブル/ディスエーブル時間



2882 F03

図3. レシーバのタイミング測定



2882 F04

図4. 補助チャネルのタイミング測定

ピン機能

ロジックサイド

R2OUT (ピンA1) : チャネル2のRS232反転レシーバの出力。レシーバの入力R2INから絶縁バリアを介して制御されます。絶縁通信不良の状態では、R2OUTは高インピーダンス状態になります。

T2IN (ピンA2) : チャネル2のRS232反転ドライバの入力。この入力をロジック“L”にすると、絶縁された出力T2OUTに“H”を発生します。この入力をロジック“H”にすると、絶縁された出力T2OUTに“L”を発生します。フロートさせないでください。

R1OUT (ピンA3) : チャネル1のRS232反転レシーバの出力。レシーバの入力R1INから絶縁バリアを介して制御されます。絶縁通信不良の状態では、R1OUTは高インピーダンス状態になります。

T1IN (ピンA4) : チャネル1のRS232反転ドライバの入力。この入力をロジック“L”にすると、絶縁された出力T1OUTに“H”を発生します。この入力をロジック“H”にすると、絶縁された出力T1OUTに“L”を発生します。フロートさせないでください。

DIN (ピンA5) : 汎用の非反転ロジック入力。DINをロジック“H”にすると、絶縁された出力DOUTにロジック“H”を発生します。DINをロジック“L”にすると、絶縁された出力DOUTにロジック“L”を発生します。フロートさせないでください。

ON (ピンA6) : イネーブル。絶縁バリアを介して電源とデータ通信をイネーブルします。ONを“H”にすると、デバイスがイネーブルされ、絶縁サイドへの電源と通信が機能する状態になります。ONを“L”にすると、ロジックサイドはリセット状態に保持され、絶縁サイドは給電されません。フロートさせないでください。

V_L (ピンA7) : ロジック電源。DIN、R2OUT、T2IN、R1OUT、T1IN、ONの各ピンのインタフェース電源電圧。動作電圧は1.62V～5.5Vです。内部で、2.2μFでGNDにバイパスされています。

V_{CC} (ピンA8、B7～B8) : 電源電圧。動作電圧は、LTM2882-3では3.0V～3.6V、LTM2882-5では4.5V～5.5Vです。内部で、2.2μFでGNDにバイパスされています。

GND (ピンB1～B6) : 回路のグラウンド。

絶縁サイド

GND2 (ピンK1～K7) : 絶縁サイドの回路のグラウンド。これらのパッドは絶縁されているグラウンドおよび/またはケーブルのシールドに接続します。

V_{CC2} (ピンK8、L7～L8) : 絶縁された電源電圧出力。絶縁されているDC/DCコンバータによってV_{CC}から内部で発生させ、5Vに安定化されます。R1IN、R2IN、DE、DOUTの各ピンの電源電圧です。内部で、2.2μFでGND2にバイパスされています。

R2IN (ピンL1) : チャネル2のRS232反転レシーバの入力。この絶縁されている入力R2INを“L”にすると、R2OUTにロジック“H”が発生します。この絶縁されている入力R2INを“H”にすると、R2OUTにロジック“L”が発生します。受信モードまたは給電されていないときのインピーダンスは公称5kΩです。

T2OUT (ピンL2) : チャネル2のRS232反転ドライバの出力。ドライバの入力T2INから絶縁バリアを介して制御されます。ドライバがディスエーブルされていると (DEピンが“L”)、高インピーダンスになります。

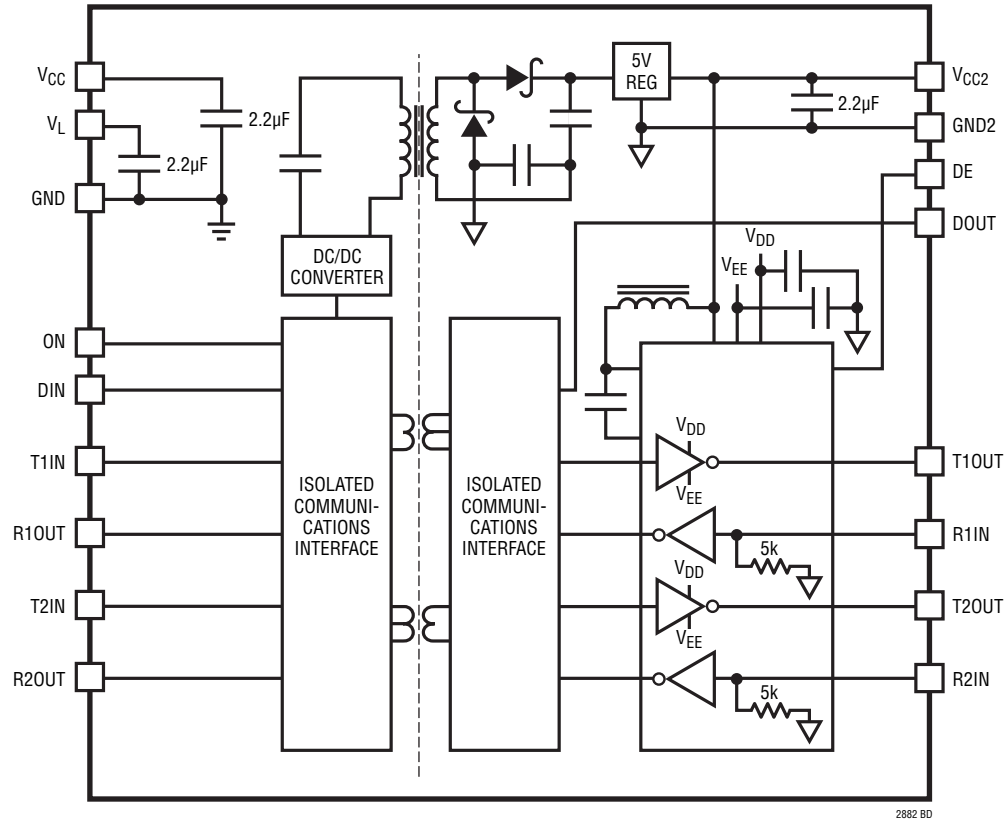
R1IN (ピンL3) : チャネル1のRS232反転レシーバの入力。この絶縁されている入力R1INを“L”にすると、R1OUTにロジック“H”が発生します。この絶縁されている入力R1INを“H”にすると、R1OUTにロジック“L”が発生します。受信モードまたは給電されていないときのインピーダンスは公称5kΩです。

T1OUT (ピンL4) : チャネル1のRS232反転ドライバの出力。ドライバの入力T1INから絶縁バリアを介して制御されます。ドライバがディスエーブルされていると (DEピンが“L”)、高インピーダンスになります。

DOUT (ピンL5) : 汎用の非反転ロジック出力。絶縁バリアを介してDINに接続されているロジック出力です。

DE (ピンL6) : ドライバ出力のイネーブル。このピンを“L”にすると、両方のRS232ドライバの出力 (T1OUTとT2OUT) を高インピーダンス状態に強制します。“H”にすると、両方のRS232ドライバの出力をイネーブルします。フロートさせないでください。

ブロック図



アプリケーション情報

概要

LTM2882 μ Moduleトランシーバは、デカップリング・コンデンサを備えた、内蔵安定化DC/DCコンバータによって給電される、ガルバニック絶縁された堅牢なRS232インタフェースを備えています。LTM2882はグラウンドの電位が異なるネットワーク間に使用するのに最適です。LTM2882内の絶縁は高電圧差をブロックし、グラウンド・ループを除去し、グラウンド間の同相過渡に対して非常に耐性があります。30kV/ μ sを超える同相イベント全体にわたってエラーの無い動作を維持し、ノイズ絶縁が優れています。

μ Moduleテクノロジー

LTM2882は絶縁 μ Moduleテクノロジーを使って信号と電力を絶縁バリアを越えて変換します。バリアのどちらの側の信号もパルスにエンコードされ、 μ Moduleのサブストレートに形成されるコア無しトランスを使って、絶縁境界を越えて変換されます。このシステムは、データ・リフレッシュ、エラーチェック、障害発生時の安全なシャットダウン、および非常に高い同相耐性を備えており、双方向信号を絶縁する堅牢なソリューションを与えます。 μ Moduleテクノロジーは、弊社の先進的デュアルRS232トランシーバによる絶縁された信号処理と、強力な絶縁型DC/DCコンバータを、単一の小型パッケージに一体化することを可能にします。

DC/DCコンバータ

LTM2882には、トランスを含む完全に集積化された絶縁型DC/DCコンバータが搭載されているので、外部部品は不要です。ロジックサイドには、約2MHzで動作するフルブリッジ・ドライバが内蔵されており、1個のトランスの1次側にAC結合されています。直列DCブロッキング・コンデンサが、ドライバのデューティ・サイクルの不均衡によるトランスの飽和を防ぎます。トランスが1次側の電圧のスケールを変換し、全波電圧ダブルで整流します。このトポロジーは2次側の不均衡によって生じるトランスの飽和を防ぎます。

DC/DCコンバータは低損失レギュレータ(LDO)に接続されており、安定化された低ノイズの5V出力(V_{CC2})を与えます。

内蔵されている昇圧コンバータが、7Vの V_{DD} 電源とチャージポンプによる-6.3Vの V_{EE} 電源を発生します。 V_{DD} と V_{EE} はRS232ドライバの出力段に給電し、 $\pm 5V$ より大きな出力振幅を保証するレベルに安定化されます。

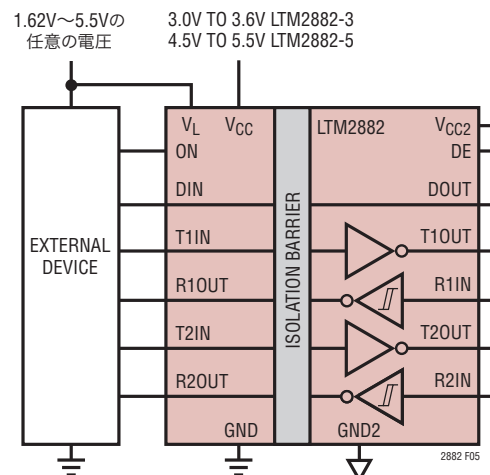


図5. V_{CC} と V_L は独立している

内部電力ソリューションは、トランシーバ・インタフェースをその規定最大負荷およびデータレートでサポートするのに十分であり、絶縁サイドの V_{CC2} ピンと $GND2$ ピンに追加の5V電源を与える能力があります。 V_{CC} と V_{CC2} はそれぞれ内部で2.2 μ Fのセラミック・コンデンサでバイパスされています。

V_L ロジック電源

図5に示されているように、分離されたロジック電源ピン V_L により、LTM2882は1.62V~5.5Vの任意のロジック信号とインタフェースすることができます。単に、望みのロジック電源を V_L に接続します。

V_{CC} と V_L の間には相互依存性はありません。それらはそれらの規定動作範囲内のどんな電圧でも同時に動作することができます、どんな順序でもシーケンシングすることができます。 V_L は内部で2.2 μ Fのコンデンサでバイパスされています。

安全な活線挿入

セラミックのデカップリング・コンデンサが内蔵されているので、電源がLTM2882の電源(V_{CC} または V_L)に差し込まれるアプリケーションでは注意が必要です。ケーブルの寄生インダクタンスおよびセラミック・コンデンサの自己共振と高いQ特性により、大きなリングングが生じ、最大電圧定格を超えてLTM2882に損傷を与える可能性があります。この現象の詳細および緩和方法については、リニアテクノロジーのアプリケーションノート88「過電圧過渡の原因となるセラミック入力コンデンサ」を参照してください。

アプリケーション情報

チャンネルのタイミングの不確定性

入力と出力のエンコーディングとデコーディングにより、絶縁境界を越えて複数のチャンネルがサポートされます。使用されている手法では、T1IN/R1INに最高の優先度が与えられるので、関連した出力チャンネルT1OUT/R1OUTには遅延だけが存在し、ジッタは存在しません。この先取権のある方式は、T2IN/R2INからT2OUT/R2OUTおよびDINからDOUTの大きさに不確定性を生じます。その結果、これらの優先度の低いチャンネルのパルス幅の不確定性は標準±6nsですが、最大約40nsまで変化することがあります。

半二重動作

DEピンは半二重動作の待ち時間の小さなドライバ・イネーブルとして機能します。DEピンは、汎用補助デジタル・チャンネル(DINからDOUT)を使って、ロジックサイドから容易にドライブすることができます。各ドライバは2μs未満でイネーブルおよびディスエーブルされますが、各レーザは連続してアクティブ状態に留まります。このモードの動作を図6に示します。

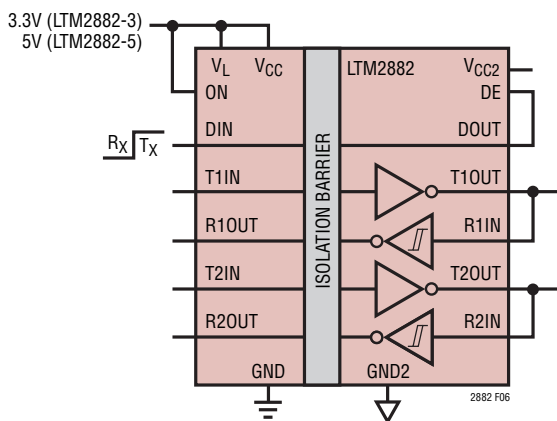


図6. DOUTを使ってDEをドライブする半二重構成

ドライバの過電圧保護と過電流保護

ドライバの出力は、GND2を基準にして±15Vの絶対最大範囲内のどんな電圧への短絡からも保護されています。最大電流は70mA以内に制限されており、安全電力損失を維持し、LTM2882への損傷を防ぎます。

レーザの過電圧と開放回路

レーザの入力はGND2を基準にして±25Vの同相電圧から保護されています。

各レーザの入力の公称入力インピーダンスはGND2を基準にして5kΩです。開放回路状態は各レーザのそれぞれの出力ピンにロジック“H”を生じます。

RF、磁界に対する耐性

LTM2882は独立した機関によって評価され、以下のテスト規格に従った欧州標準規格EN55024に準拠するRFおよび磁界に対する耐性テストの要件に合格しました。

- EN 61000-4-3 Radiated, Radio-Frequency, Electromagnetic Field Immunity (放射された無線周波数の電界に対する耐性)
- EN 61000-4-8 Power Frequency Magnetic Field Immunity (電源周波数の磁界に対する耐性)
- EN 61000-4-9 Pulsed Magnetic Field Immunity (パルス状の磁界に対する耐性)

テストは、データシートのPCBレイアウトの推奨事項に従って設計された、シールドされていないテストカードを使って行われました。テストの具体的リミット値の詳細は表1に示されています。

表1

テスト	周波数	フィールド強度
EN 61000-4-3, Annex D	80MHz to 1GHz	10V/m
	1.4MHz to 2GHz	3V/m
	2GHz to 2.7GHz	1V/m
EN 61000-4-8, Level 4	50Hz and 60Hz	30A/m
EN 61000-4-8, Level 5	60Hz	100A/m*
EN 61000-4-9, Level 5	Pulse	1000A/m

*IECとは異なる方法

アプリケーション情報

PCBのレイアウト

LTM2882は高度に一体化されているので、PCBのレイアウトが非常に簡単です。ただし、電氣的絶縁特性、EMIおよび熱性能を最適化するには、いくつかのレイアウト上の配慮が必要です。

- 重い負荷状態では、 V_{CC} とGNDの電流が300mAを超えることがあります。PCBに十分な銅を使用して、抵抗損失によって電源電圧が最小許容レベルを下回らないようにします。同様に、 V_{CC2} とGND2の導体がどんな外部負荷電流でもサポートするように大きさを決めます。これらの大きな銅トレースは、熱ストレスを減らして熱伝導性を改善するのにも役立ちます。
- 入力と出力のデカップリングの部品はパッケージ内に一体化されているので不要です。追加のバルク・コンデンサを使用する場合は、 $6.8\mu\text{F}$ ～ $22\mu\text{F}$ を推奨します。このコンデンサはESRが大きいため、基板の共振を低減し、電源電圧のホットプラグによる電圧スパイクを最小限に抑えます。EMIに敏感なアプリケーションの場合は、 $1\mu\text{F}$ ～ $4.7\mu\text{F}$ の追加の低ESLセラミック・コンデンサを電源端子とグラウンド端子にできるだけ近づけて配置することを推奨します。代わりに、複数の小さな値の並列コンデンサを使用してESLを減らし、同じ正味容量を実現することもできます。
- PCBの内側のパッドの列の間に銅を配置しないでください。この領域は定格絶縁電圧に耐えるように空けたままにしておく必要があります。
- EMIに敏感ではないアプリケーションでは、GNDとGND2には切れ目のないグラウンド・プレーンを使用して、信号の忠実度と熱性能を最適化し、結合されていないPCBトレースの導通によるRFエミッションを最小に抑えることを推奨します。EMIが問題となる場合に複数のグラウンド・プレーンを使用する弱点は、ダイポール・アンテナ構造を形成することで、GNDとGND2の間に生じる差動電圧を放射する可能性があります。

す。グラウンド・プレーンが使用される場合、どんな開口部や切れ目もRFエミッションを悪化させる可能性があるため、グラウンド・プレーンの面積を最小にし、連続面を使うことを推奨します。

- 大きなグラウンド・プレーンでは、(ディスクリートの、またはサブストレート内に埋め込んだ)GNDからGND2への小さなコンデンサ(330pF 以下)により、モジュールの寄生容量の低インピーダンスの電流リターン経路が与えられ、高周波数の差動電圧を最小にし、放射エミッションを大幅に減らします。ディスクリートの容量は寄生ESLのためそれほど効果がありません。さらに、部品の選択では、電圧定格、リーク電流、およびクリアランスを検討します。容量をPCBのサブストレートに埋め込むと理想に近いコンデンサが得られ、他の部品選択の問題を取り除きますが、PCBは4層でなければなりません。どちらの手法を採用するにしろ、バリアの電圧定格が低下しないように注意します。

図7a～図7eのPCBレイアウトは、LTM2882の低EMIのデモボードを示しています。このデモボードは、埋め込み式のPCBブリッジ容量とGNDからGND2に接続されたディスクリートのコンデンサの両方を含むEMI低減手法を組み合わせで使用しています。安全規格認定のY2クラスのコンデンサ(村田製作所、製品番号GA342QR7GF471KW01L)2個を直列接続で使用しています。埋め込み式コンデンサは400MHz以上の周波数でエミッションを効果的に抑制しますが、400MHz以下の周波数ではディスクリートのコンデンサの方が有効です。

EMI性能を図8に示します。これはギガヘルツ横方向電磁界(GTEM)セルを使って測定されたもので、測定方法はIEC61000-4-20「試験及び測定技術—TEM導波管のエミッション及びイミュニティ試験に関する規格」で詳しく規定されています。

アプリケーション情報

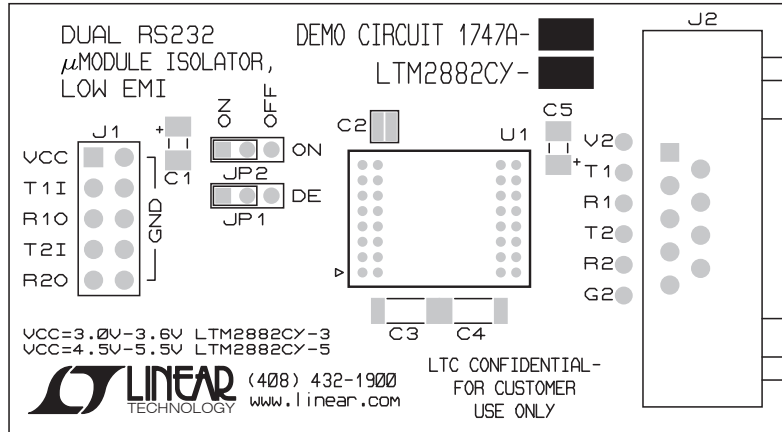


図7a. 低EMIデモボードのレイアウト

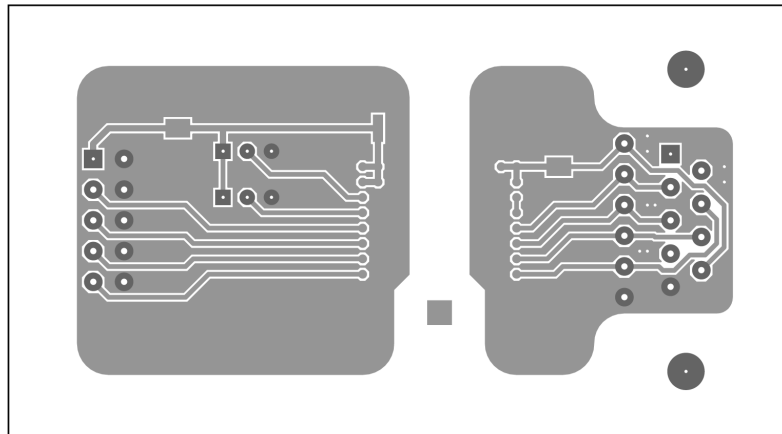


図7b. 低EMIデモボードのレイアウト (DC1747A)、最上層

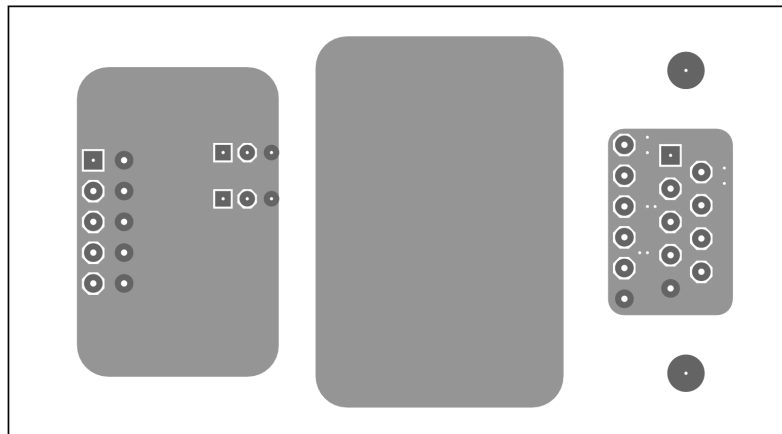


図7c. 低EMIデモボードのレイアウト (DC1747A)、内部層1

アプリケーション情報



図7d. 低EMIデモボードのレイアウト (DC1747A)、内部層2



図7e. 低EMIデモボードのレイアウト (DC1747A)、最下層

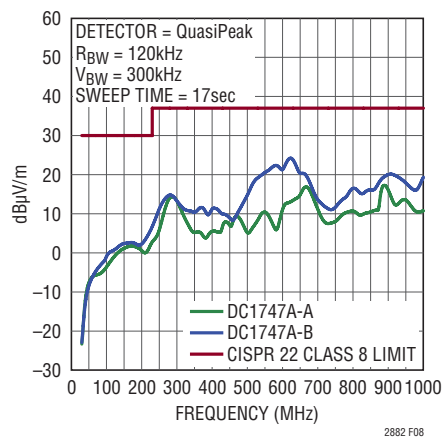


図8. 低EMIデモボードのエミッション

標準的応用例

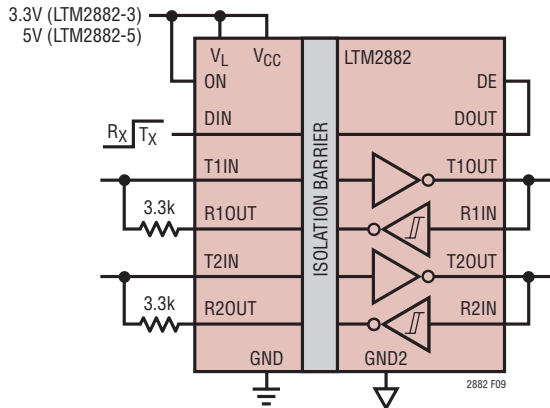


図9. シングルラインのデュアル半二重絶縁型トランシーバ

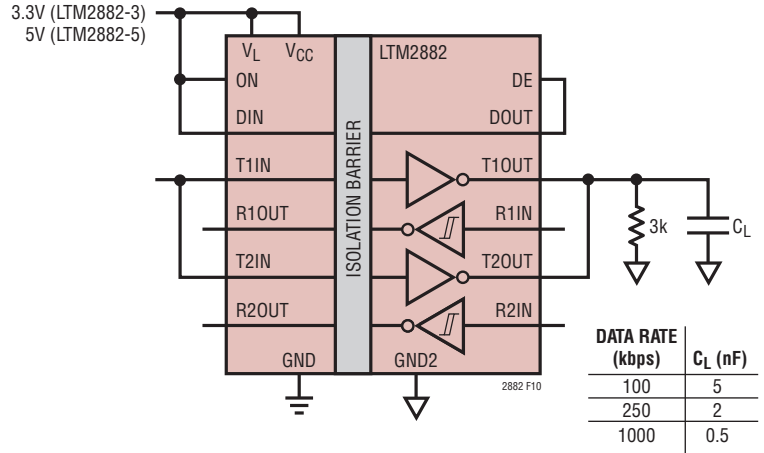


図10. 大きな容量性負荷のドライブ

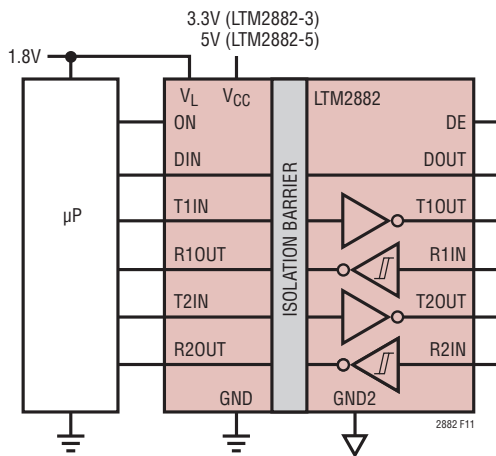


図11. 1.8Vのマイクロプロセッサのインターフェース

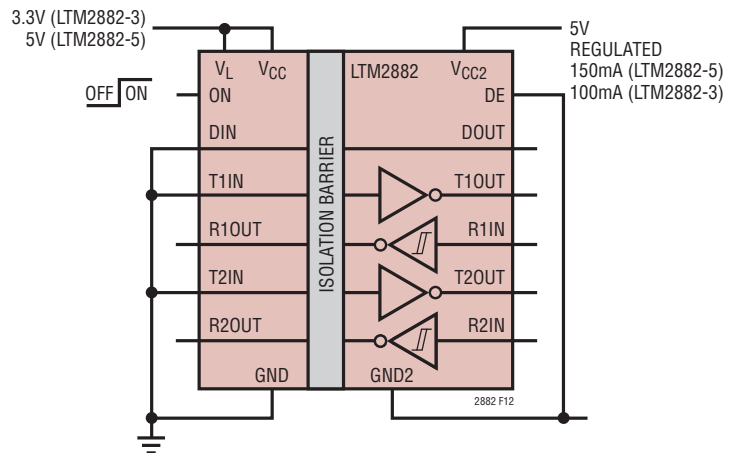


図12. 絶縁型5V電源

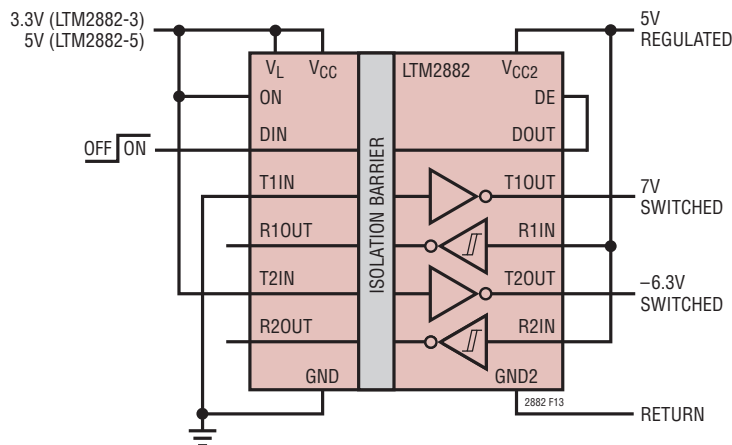
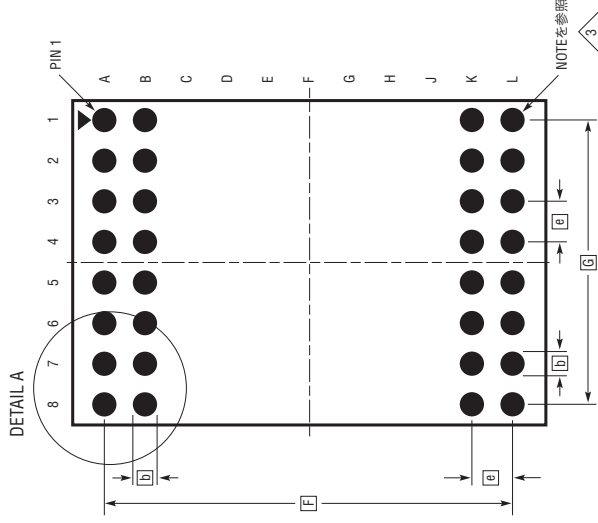


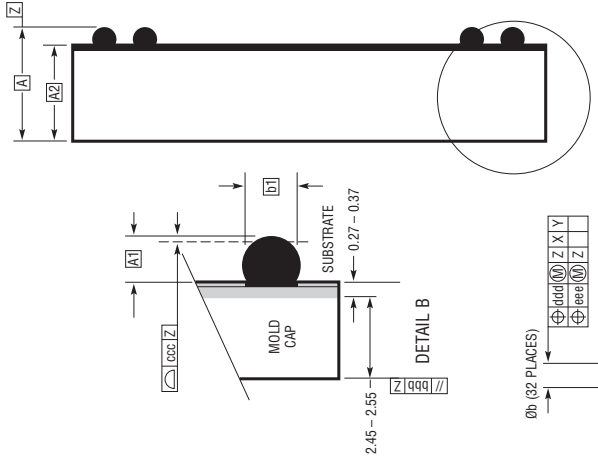
図13. 切り替え可能出力を備えた絶縁型マルチレール電源

パッケージ

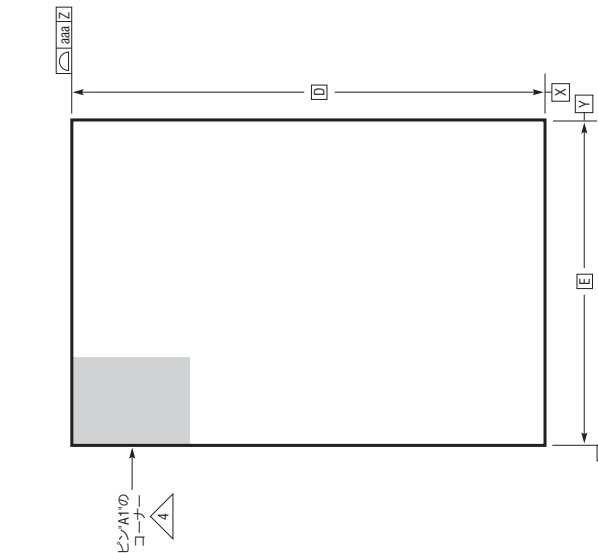
BGAパッケージ
32ピン (15mm×11.25mm×3.42mm)
(Reference LTC DWG # 05-08-1851 Rev B)



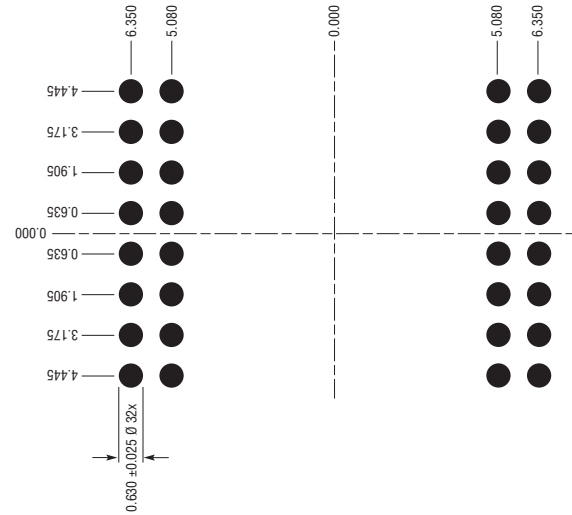
パッケージの底面図



パッケージの側面図



パッケージの上上面図

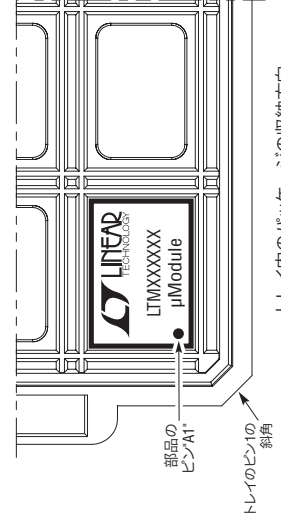


推奨PCBレイアウトの上上面図

DIMENSIONS			
SYMBOL	MIN	NOM	MAX
A	3.22	3.42	3.62
A1	0.50	0.60	0.70
A2	2.72	2.82	2.92
b	0.73	0.78	0.83
b1	0.60	0.63	0.66
D		15.0	
E		11.25	
e		1.27	
F		12.70	
G		8.89	
aaa		0.15	
bbb		0.10	
ccc		0.20	
ddd		0.30	
eee		0.15	

TOTAL NUMBER OF BALLS: 32

- NOTE:
- 寸法と許容誤差はASME Y14.5M-1994による
 - 全ての寸法はミリメートル
 - ボールの名称はJESD MS-028およびJEPC95による
 - ピン#1の識別マークの詳細はオプションだが、示された領域内になければならない。ピン#1の識別マークはモールドまたはマーキングにすることができる
 - 主データム-Zはシーティング・プレーン

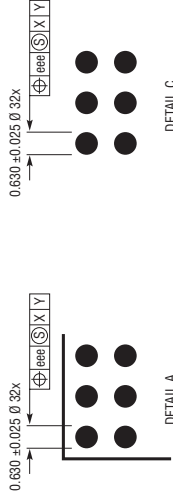
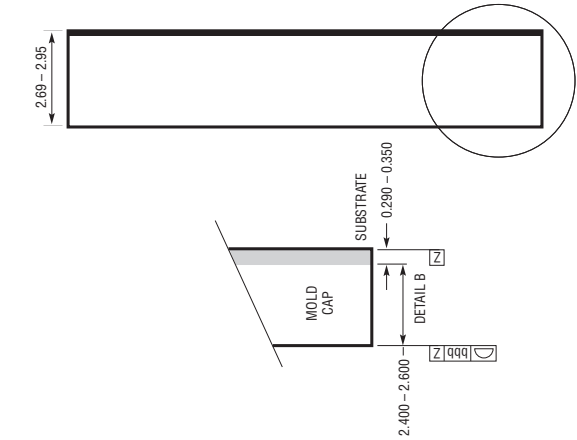
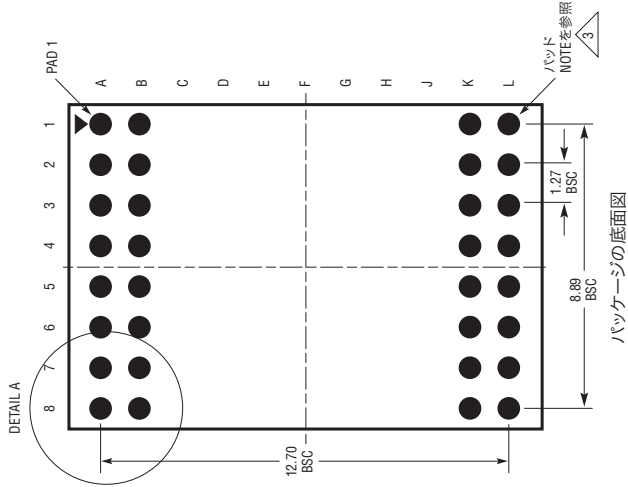


トレイ内のパッケージの収納方向

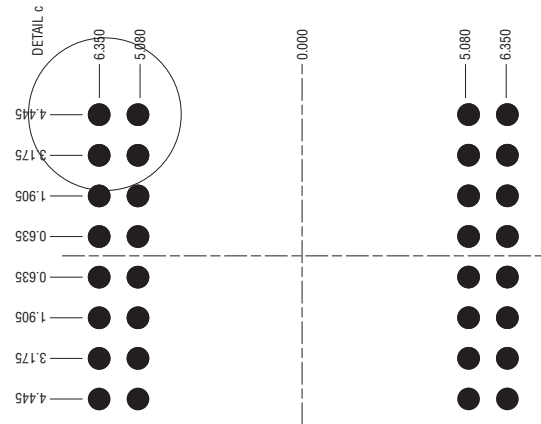
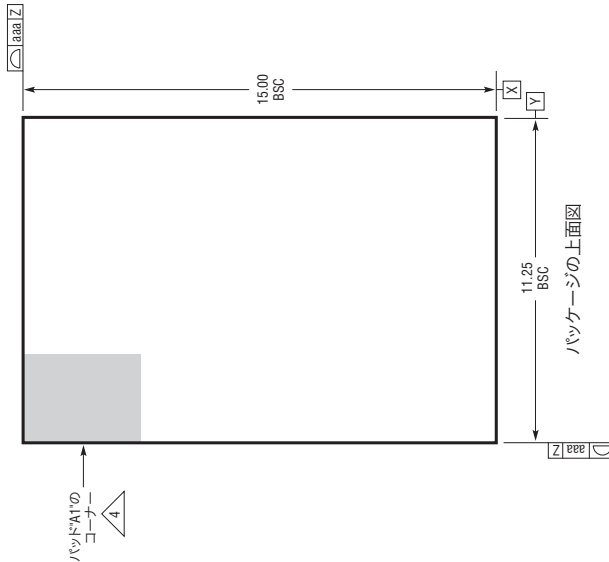
BGA.32.0110 REV B

パッケージ

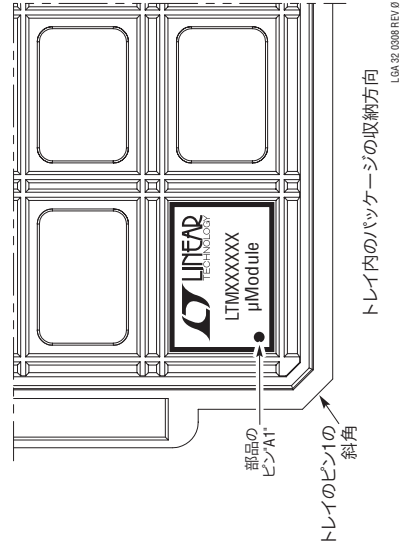
LGAパッケージ
32ピン (15mm×11.25mm×2.82mm)
 (Reference LTC DWG # 05-08-1773 Rev 0)



- NOTE:**
1. 寸法と許容誤差はASME Y14.5M-1994による
 2. 全ての寸法はミリメートル
 3. ランドの名称はJESD MS-222による
 4. パッド#1の識別マークの詳細はオプションだが、示された領域内にはなければならない。パッド#1の識別マークはモールドまたはマーキングにすることができる
 5. 主ターム-Zはシーティングプレーン
 6. Tパッドの総数:32



推奨PCBレイアウトの上面図



トレイ内のパッケージの収納方向

LGA 32 0308 REV 0

SYMBOL	TOLERANCE
aaa	0.10
bbb	0.10
eee	0.05

改訂履歴

REV	日付	概要	ページ番号
A	3/10	「特長」の変更	1
		「ピン配置」、「発注情報」および「パッケージ」の各セクションにBGAパッケージを追加	2、15
		「ピン配置」のセクションのLGAパッケージの変更	2
		「ピン機能」の更新	9
		「RF、磁界に対する耐性」のセクションの更新	12
		「PCBレイアウトの絶縁に関する検討事項」のセクションの入れ換え	13
B	3/11	Hグレード・バージョンを追加、データシート全体に反映	1~20
C	1/12	MPグレード製品を追加、データシート全体に反映	1~24

