



# マイクロパワー、3軸、 $\pm 2\text{ g}/\pm 4\text{ g}/\pm 8\text{ g}$ デジタル出力MEMS加速度センサー

## データシート

## ADXL362

### 特長

#### 超低消費電力

- コイン・セル・バッテリーによる電力供給が可能
- 1.8  $\mu\text{A}$  @ 100 Hz ODR、2.0 V 電源
- 3.0  $\mu\text{A}$  @ 400 Hz ODR、2.0 V 電源
- 270 nA (モーション起動のウェークアップ・モード)
- 10 nA (スタンバイ電流)

#### 高分解能 : 1 mg/LSB

#### システム・レベルの節電を実現する組み込み機能 :

- モーション起動のための調整可能な閾値スリープ/ウェーク・モード
- マイクロコントローラの介入を必要としない自律的割込み処理によって、残りのシステムを完全にターンオフ
- 内蔵のディープ FIFO は、ホスト・プロセッサの負荷を最小限に抑制
- アウェーク状態出力によって、スタンドアロンのモーション起動スイッチを実装可能

#### 175 $\mu\text{g}/\sqrt{\text{Hz}}$ までノイズを低減

#### 広い電源および I/O 電圧範囲 : 1.6 V~3.5 V

- 1.8 V~3.3 V での動作に最適

#### 外部トリガによる加速度サンプルの同期

#### オンチップ温度センサー

#### SPI デジタル・インターフェース

#### 測定範囲は SPI コマンドで選択可能

#### 小型・薄型パッケージ : 3 mm $\times$ 3.25 mm $\times$ 1.06 mm

### アプリケーション

#### 補聴器

#### 家庭用ヘルスケア機器

#### モーション・トリガのパワー・セーブ・スイッチ

#### ワイヤレス・センサー

#### モーション・トリガの計量機器

### 概要

ADXL362 は超低消費電力の 3 軸 MEMS 加速度センサーであり、その消費電流は、100 Hz の出力データレートでは 2  $\mu\text{A}$  未満、モーション・トリガのウェークアップ・モードでは 270 nA です。間欠動作により低消費電力を実現する加速度センサーとは異なり、ADXL362 は、アンダーサンプリングによって入力信号をエイリアスせず、すべてのデータレートにおいてセンサーの全帯域幅をサンプリングします。

ADXL362 は、常に 12 ビットの出力分解能を提供します。低分解能で十分な場合は、より効率的なシングル・バイト転送のために 8 ビット・フォーマットのデータも提供されます。測定範囲は  $\pm 2\text{ g}$ 、 $\pm 4\text{ g}$ 、 $\pm 8\text{ g}$ 、分解能は  $\pm 2\text{ g}$  範囲で 1 mg/LSB です。ADXL362 の通常の 550  $\mu\text{g}/\sqrt{\text{Hz}}$  よりも低いノイズ・レベルが求められるアプリケーションでは、電源電流の増加を最小限に抑えつつ、175  $\mu\text{g}/\sqrt{\text{Hz}}$  (typ) までノイズを低減できる 2 つの低ノイズ・モードを選択できます。

超低消費電力であることに加えて、ADXL362 は、真のシステム・レベルの消費電力低減を可能にする多くの特長を備えています。つまり、ディープ・マルチモード出力 FIFO、内蔵のマイクロパワー温度センサー、複数のアクティブ検出モードなどです。アクティブ検出モードには、およそ 6 Hz の測定レートにおいてわずか 270 nA で動作できる調整可能な閾値スリープ/ウェークアップ動作が含まれます。動作が検出されたとき、必要に応じて外部スイッチを直接制御するために、ピン出力が提供されます。さらに、ADXL362 は、サンプリング時間や外部クロックを外部制御する機能も備えています。

ADXL362 は、1.6 V~3.5 V の広い電源範囲で動作し、必要に応じて、別の低い電源電圧で動作するホストにインターフェースすることもできます。ADXL362 は、3 mm  $\times$  3.25 mm  $\times$  1.06 mm のパッケージを採用しています。

### 機能ブロック図

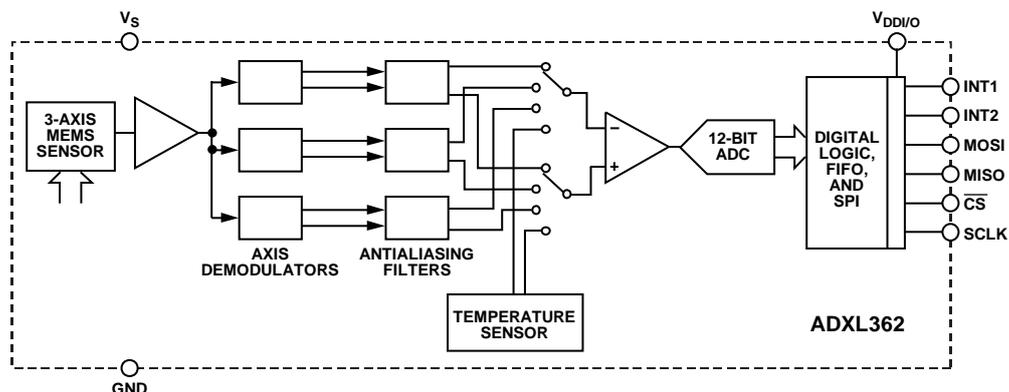


図 1.

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。  
※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。  
©2012 Analog Devices, Inc. All rights reserved.

Rev. A

アナログ・デバイセズ株式会社

本 社 / 〒105-6891 東京都港区海岸 1-16-1 ニューピア竹芝サウスタワービル  
電話 03 (5402) 8200  
大阪営業所 / 〒532-0003 大阪府大阪市淀川区宮原 3-5-36 新大阪トラストタワー  
電話 06 (6350) 6868

## 目次

特長	1	FIFO エントリ・レジスタ	26
アプリケーション	1	X 軸データ・レジスタ	26
概要	1	Y 軸データ・レジスタ	26
機能ブロック図	1	Z 軸データ・レジスタ	26
改訂履歴	3	温度データ・レジスタ	26
仕様	4	ソフト・リセット・レジスタ	26
絶対最大定格	6	アクティブ閾値レジスタ	27
熱抵抗	6	アクティブ・タイム・レジスタ	27
パッケージ情報	6	インアクティブ閾値レジスタ	27
推奨のハンダ付けプロファイル	6	インアクティブ・タイム・レジスタ	27
ESD に関する注意	6	アクティブ/インアクティブ・コントロール・レジスタ	29
ピン配置と機能の説明	7	FIFO コントロール・レジスタ	30
代表的な性能特性	8	FIFO サンプル・レジスタ	31
動作原理	13	INT1/INT2 機能マップ・レジスタ	31
機械的デバイスの動作	13	フィルタ・コントロール・レジスタ	33
動作モード	13	パワー・コントロール・レジスタ	34
選択可能な測定範囲	13	セルフテスト・レジスタ	35
選択可能な出力データレート	13	アプリケーション情報	36
電力/ノイズのトレードオフ	14	アプリケーション例	36
節電機能	15	デバイスの設定	36
全モードで超低消費電力を実現	15		37
モーション検出	15	FIFO モード	38
FIFO	17	割込み	39
通信	17	同期データ・サンプリングの使い方	40
その他の機能	18	外部クロックの使い方	41
自由落下検出	18	セルフテストの使い方	41
外部クロック	18	2.0 V 以外の電圧での動作	41
同期したデータ・サンプリング	18	取付けに関する機構上の留意点	41
セルフテスト	18	加速度検出軸	42
ユーザー・レジスタの保護	18	レイアウトと設計の推奨事項	42
温度センサー	18	外形寸法	43
シリアル通信	19	オーダー・ガイド	43
SPI コマンド	19		
複数バイト転送	19		
無効なアドレスとアドレスの折り畳み	19		
遅延制約	19		
無効なコマンド	19		
レジスタ・マップ	23		
レジスタの詳細	24		
デバイス ID レジスタ	24		
デバイス ID : 0x1D レジスタ	24		
デバイス ID : 0xF2 レジスタ	24		
シリコン・リビジョン ID レジスタ	24		
X 軸データ (8 MSB) レジスタ	24		
Y 軸データ (8 MSB) レジスタ	24		
Z 軸データ (8 MSB) レジスタ	24		
ステータス・レジスタ	25		

**改訂履歴****9/12—Rev. 0 to Rev. A**

Moved Revision History Section .....	3
Changes to Linking Activity and Inactivity Detection Section; Added Figure 31, Figure 32, and Figure 33, Renumbered Sequentially.....	16
Change to Table 13.....	29
Changes to Figure 44.....	36
Moved Power Supply Decoupling Section.....	37
Added Power Section, Power Supply Requirements Section, and Figure 47 .....	37
Updated Outline Dimensions .....	43
Changes to Ordering Guide .....	43

**8/12—Revision 0: Initial Version**

## 仕様

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = 2.0\text{ V}$ 、 $V_{DD10} = 2.0\text{ V}$ 、 $100\text{ Hz ODR}$ 、 $\text{加速度} = 0\text{ g}$ 、デフォルトのレジスタ設定。<sup>1</sup>

表 1.

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
<b>SENSOR INPUT</b>	Each axis				
Measurement Range	User selectable		$\pm 2, \pm 4, \pm 8$		g
Nonlinearity	Percentage of full scale		$\pm 0.5$		%
Sensor Resonant Frequency			3500		Hz
Cross Axis Sensitivity <sup>2</sup>			$\pm 1.5$		%
<b>OUTPUT RESOLUTION</b>	Each axis				
All g Ranges			12		Bits
<b>SENSITIVITY</b>	Each axis				
Sensitivity Calibration Error				$\pm 10$	%
Sensitivity at $X_{OUT}$ , $Y_{OUT}$ , $Z_{OUT}$	2 g range		1		mg/LSB
	4 g range		2		mg/LSB
	8 g range		4		mg/LSB
Scale Factor at $X_{OUT}$ , $Y_{OUT}$ , $Z_{OUT}$	2 g range		1000		LSB/g
	4 g range		500		LSB/g
	8 g range		250		LSB/g
Sensitivity Change Due to Temperature <sup>3</sup>	$-40^\circ\text{C}$ to $+85^\circ\text{C}$		0.05		%/ $^\circ\text{C}$
<b>0 g OFFSET</b>	Each axis				
0 g Output	$X_{OUT}$ , $Y_{OUT}$	-150	$\pm 35$	+150	mg
	$Z_{OUT}$	-250	$\pm 50$	+250	mg
0 g Offset vs. Temperature <sup>3</sup>					
Normal Operation	$X_{OUT}$ , $Y_{OUT}$		$\pm 0.5$		mg/ $^\circ\text{C}$
	$Z_{OUT}$		$\pm 0.6$		mg/ $^\circ\text{C}$
Low Noise Mode and Ultralow Noise Mode	$X_{OUT}$ , $Y_{OUT}$ , $Z_{OUT}$		$\pm 0.35$		mg/ $^\circ\text{C}$
<b>NOISE PERFORMANCE</b>					
Noise Density					
Normal Operation	$X_{OUT}$ , $Y_{OUT}$		550		$\mu\text{g}/\sqrt{\text{Hz}}$
	$Z_{OUT}$		920		$\mu\text{g}/\sqrt{\text{Hz}}$
Low Noise Mode	$X_{OUT}$ , $Y_{OUT}$		400		$\mu\text{g}/\sqrt{\text{Hz}}$
	$Z_{OUT}$		550		$\mu\text{g}/\sqrt{\text{Hz}}$
Ultralow Noise Mode	$X_{OUT}$ , $Y_{OUT}$		250		$\mu\text{g}/\sqrt{\text{Hz}}$
	$Z_{OUT}$		350		$\mu\text{g}/\sqrt{\text{Hz}}$
	$V_S = 3.5\text{ V}$ ; $X_{OUT}$ , $Y_{OUT}$		175		$\mu\text{g}/\sqrt{\text{Hz}}$
	$V_S = 3.5\text{ V}$ ; $Z_{OUT}$		250		$\mu\text{g}/\sqrt{\text{Hz}}$
<b>BANDWIDTH</b>					
Low Pass (Antialiasing) Filter, -3 dB Corner	HALF_BW = 0		ODR/2		Hz
	HALF_BW = 1		ODR/4		Hz
Output Data Rate (ODR)	User selectable in 8 steps	12.5		400	Hz
<b>SELF TEST</b>					
Output Change <sup>4</sup>	$X_{OUT}$	450	580	710	mg
	$Y_{OUT}$	-710	-580	-450	mg
	$Z_{OUT}$	350	500	650	mg
<b>POWER SUPPLY</b>					
Operating Voltage Range ( $V_S$ )		1.6	2.0	3.5	V
I/O Voltage Range ( $V_{DD10}$ )		1.6	2.0	$V_S$	V
Supply Current					
Measurement Mode	100 Hz ODR (50 Hz bandwidth) <sup>5</sup>				
Normal Operation			1.8		$\mu\text{A}$
Low Noise Mode			3.3		$\mu\text{A}$
Ultralow Noise Mode			13		$\mu\text{A}$
Wake-Up Mode			0.27		$\mu\text{A}$
Standby			0.01		$\mu\text{A}$

Parameter	Test Conditions/Comments	Min	Typ	Max	Unit
Power Supply Rejection Ratio (PSRR)	$C_S = 1.0 \mu\text{F}$ , $R_S = 100 \Omega$ , $C_{IO} = 1.1 \mu\text{F}$ , input is 100 mV sine wave on $V_S$				
Input Frequency 100 Hz to 1 kHz			-13		dB
Input Frequency 1 kHz to 250 kHz			-20		dB
Turn-On Time	100 Hz ODR (50 Hz bandwidth)				
Power-Up to Standby			5		ms
Measurement Mode Instruction to Valid Data			4/ODR		
TEMPERATURE SENSOR					
Bias	@ 25°C		350		LSB
Standard Deviation			290		LSB
Sensitivity Average	@ 25°C		0.065		°C/LSB
Standard Deviation			0.0025		°C/LSB
Sensitivity Repeatability	@ 25°C		±0.5		°C
Resolution			12		Bits
ENVIRONMENTAL					
Operating Temperature Range		-40		+85	°C

<sup>1</sup> すべての最小仕様と最大仕様を保証します。typ仕様は保証されることがあります。

<sup>2</sup> Cross Axis Sensitivity (他軸感度) は、任意の2軸間のカップリングとして定義されています。

<sup>3</sup> -40°C~+25°Cまたは+25°C~+85°C。

<sup>4</sup> セルフテスト変動は、セルフテストがONにされたときの出力変化(単位: g)として定義されています。

<sup>5</sup> 他の帯域幅設定での消費電流については図30を参照してください。

## 絶対最大定格

表 2.

Parameter	Rating
Acceleration (Any Axis, Unpowered)	5000 g
Acceleration (Any Axis, Powered)	5000 g
$V_S$	-0.3 V to +3.6 V
$V_{DDIO}$	-0.3 V to +3.6 V
All Other Pins	-0.3 V to $V_S$
Output Short-Circuit Duration (Any Pin to Ground)	Indefinite
ESD	2000 V (HBM)
Short Term Maximum Temperature	
Four Hours	150°C
One Minute	260°C
Temperature Range (Powered)	-50°C to +150°C
Temperature Range (Storage)	-50°C to +150°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

## 熱抵抗

表 3. パッケージ特性

Package Type	$\theta_{JA}$	$\theta_{JC}$	Device Weight
16-Terminal LGA	150°C/W	85°C/W	18 mg

## パッケージ情報

図 2 と表 4 は、ADXL362 のパッケージ・ブランドの詳細を示します。製品リリース関連情報については、「オーダー・ガイド」を参照してください。

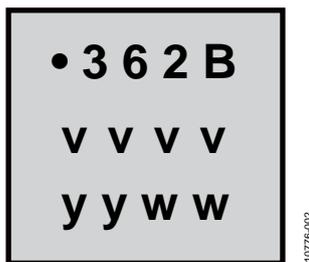


図 2. 製品パッケージ情報（上面図）

表 4. パッケージ・ブランド情報

Branding Key	Field Description
•362B	Pin 1 indicator and part identifier
vvvv	Factory lot code
yyww	Date code

## 推奨のハンダ付けプロファイル

図 3 と表 5 には、推奨するハンダ付けプロファイルの詳細を示します。

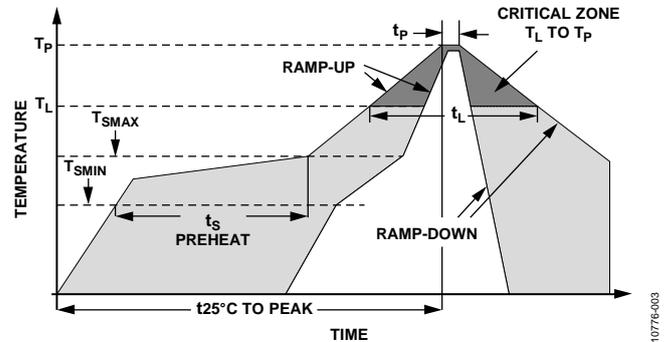


図 3. 推奨のハンダ付けプロファイル

表 5. 推奨のハンダ付けプロファイル

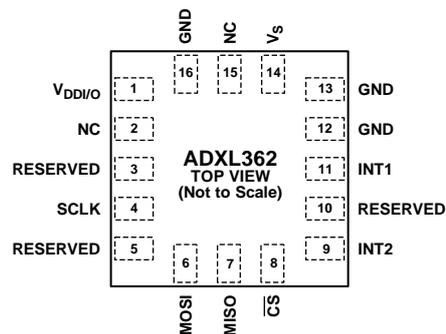
Profile Feature	Condition	
	Sn63/Pb37	Pb-Free
Average Ramp Rate ( $T_L$ to $T_P$ )	3°C/sec max	3°C/sec max
Preheat		
Minimum Temperature ( $T_{SMIN}$ )	100°C	150°C
Maximum Temperature ( $T_{SMAX}$ )	150°C	200°C
Time ( $T_{SMIN}$ to $T_{SMAX}$ )( $t_S$ )	60 sec to 120 sec	60 sec to 180 sec
$T_{SMAX}$ to $T_L$ Ramp-Up Rate	3°C/sec max	3°C/sec max
Time Maintained Above Liquidous ( $T_L$ )		
Liquidous Temperature ( $T_L$ )	183°C	217°C
Time ( $t_L$ )	60 sec to 150 sec	60 sec to 150 sec
Peak Temperature ( $T_P$ )	240 + 0/-5°C	260 + 0/-5°C
Time Within 5°C of Actual Peak Temperature ( $t_P$ )	10 sec to 30 sec	20 sec to 40 sec
Ramp-Down Rate	6°C/sec max	6°C/sec max
Time 25°C to Peak Temperature	6 minutes max	8 minutes max

## ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置と機能の説明



NOTES  
1. NC = NO CONNECT. THIS PIN IS NOT INTERNALLY CONNECTED.

10776-004

図 4. ピン配置 (上面図)

表 6. ピン機能の説明

ピン番号	記号	説明
1	V <sub>DDIO</sub>	デジタル I/O の電源電圧
2	NC	無接続。内部的に無接続
3	Reserved	予備。無接続のままにするか、GND に接続されます。
4	SCLK	SPI 通信クロック
5	Reserved	予備。無接続のままにするか、GND に接続することができます。
6	MOSI	マスタ出力、スレーブ入力。SPI シリアル・データ入力
7	MISO	マスタ入力、スレーブ出力。SPI シリアル・データ出力
8	$\overline{CS}$	SPI チップ・セレクト、アクティブ・ロー。SPI 通信時にはローレベルである必要があります。
9	INT2	割込み 2 出力。INT2 は同期サンプリング用の入力としても機能します。
10	Reserved	予備。無接続のままにするか、GND に接続することができます。
11	INT1	割込み 1 出力。INT1 は外部クロッキング用の入力としても機能します。
12	GND	グラウンド。このピンは接地する必要があります。
13	GND	グラウンド。このピンは接地する必要があります。
14	V <sub>S</sub>	電源電圧
15	NC	無接続。内部的に無接続
16	GND	グラウンド。このピンは接地する必要があります。

代表的な性能特性

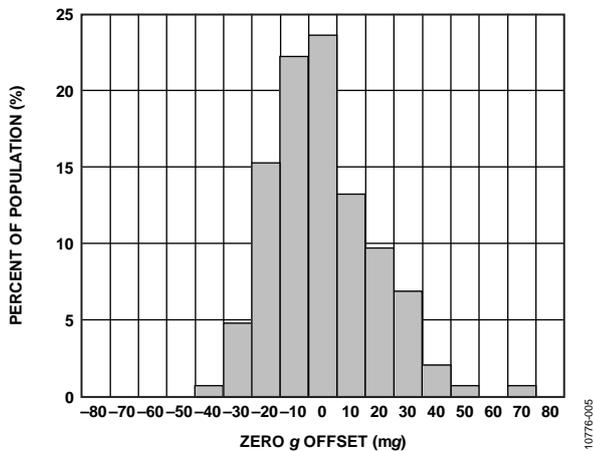


図 5. X軸の0 gオフセット (25°C、 $V_S = 2 V$ )

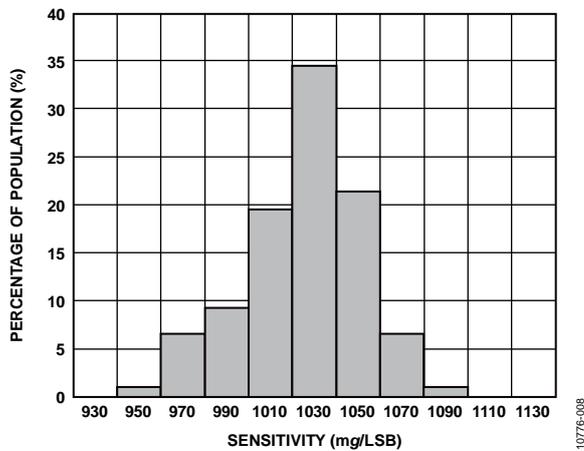


図 8. X軸感度 (25°C、 $V_S = 2 V$ 、 $\pm 2 g$ レンジ)

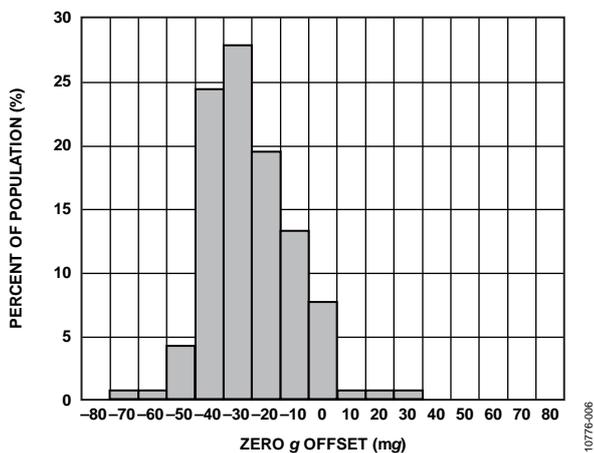


図 6. Y軸の0 gオフセット (25°C、 $V_S = 2 V$ )

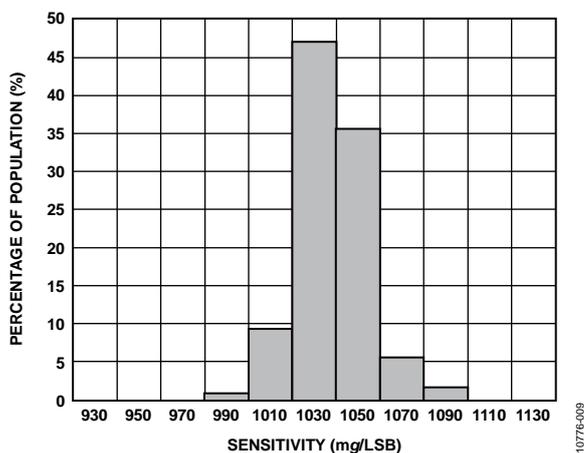


図 9. Y軸感度 (25°C、 $V_S = 2 V$ 、 $\pm 2 g$ レンジ)

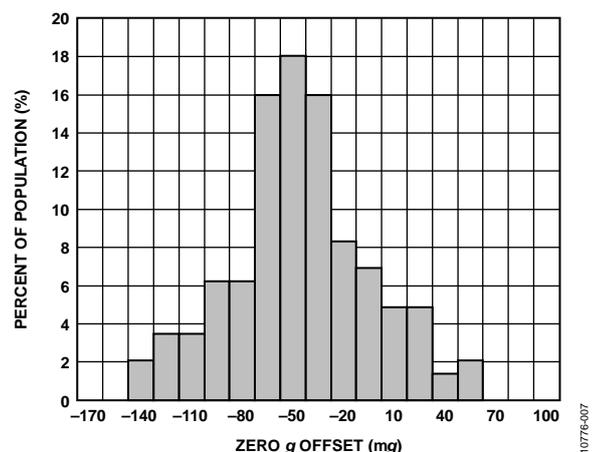


図 7. Z軸の0 gオフセット (25°C、 $V_S = 2 V$ )

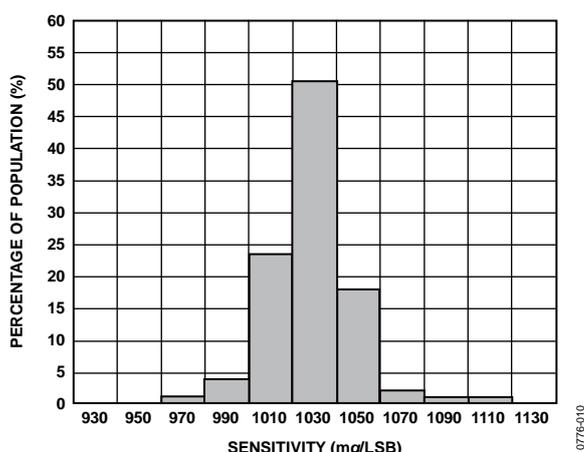


図 10. Z軸感度 (25°C、 $V_S = 2 V$ 、 $\pm 2 g$ レンジ)

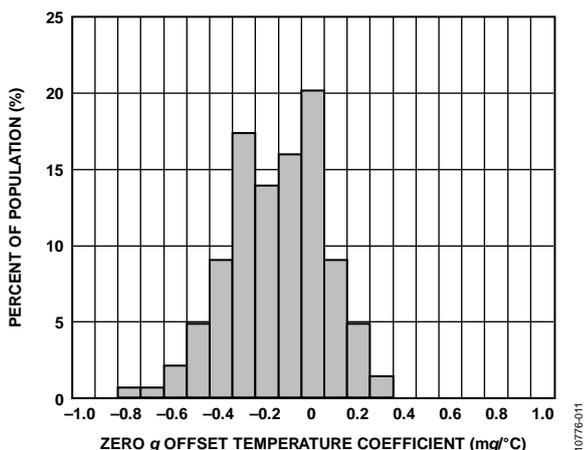


図 11. X 軸の 0 g オフセット温度係数 ( $V_S = 2 V$ )

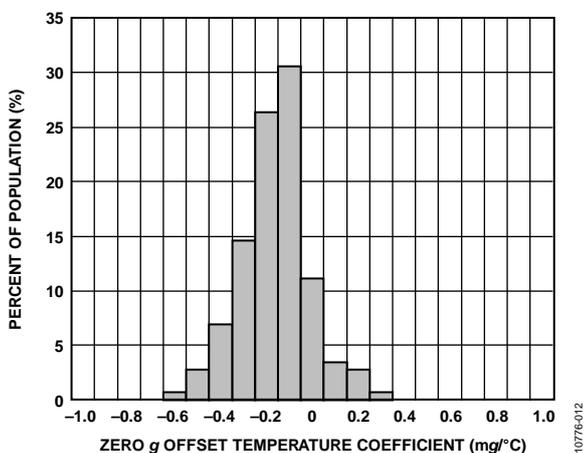


図 12. Y 軸の 0 g オフセット温度係数 ( $V_S = 2 V$ )

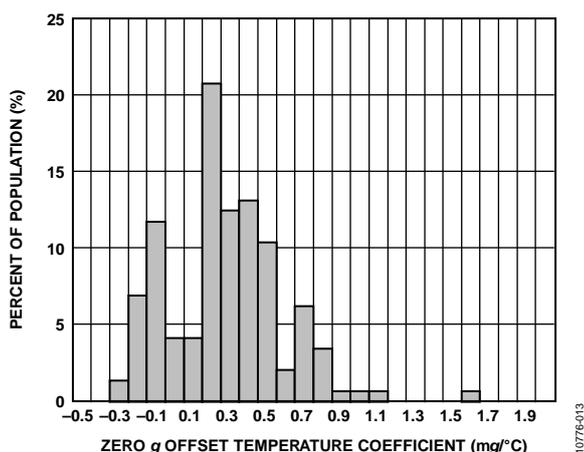


図 13. Z 軸の 0 g オフセット温度係数 ( $V_S = 2 V$ )

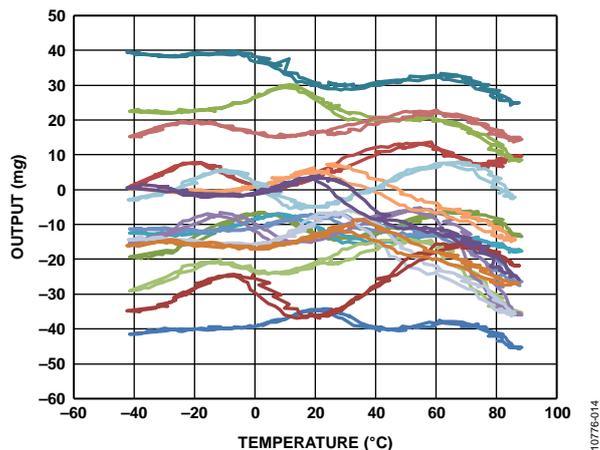


図 14. X 軸の 0 g オフセットの温度特性 (16 個のデバイスを PCB にハンダ付け、ODR = 100 Hz、 $V_S = 2 V$ )

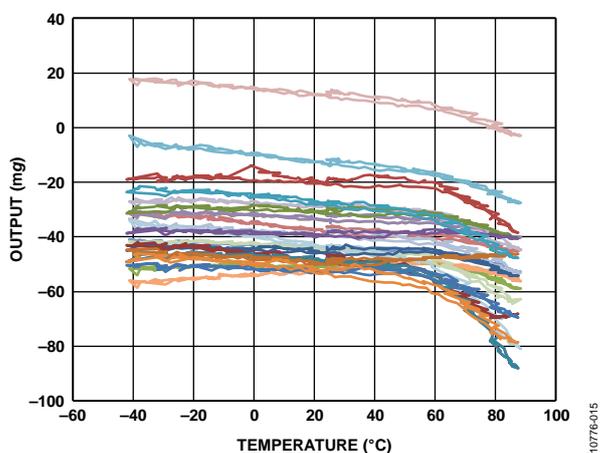


図 15. Y 軸の 0 g オフセットの温度特性 (16 個のデバイスを PCB にハンダ付け、ODR = 100 Hz、 $V_S = 2 V$ )

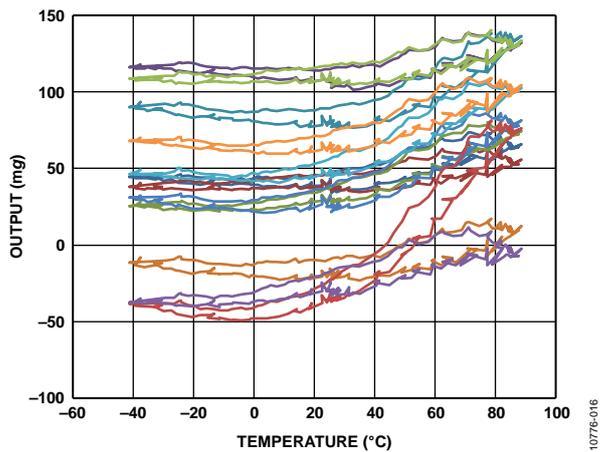
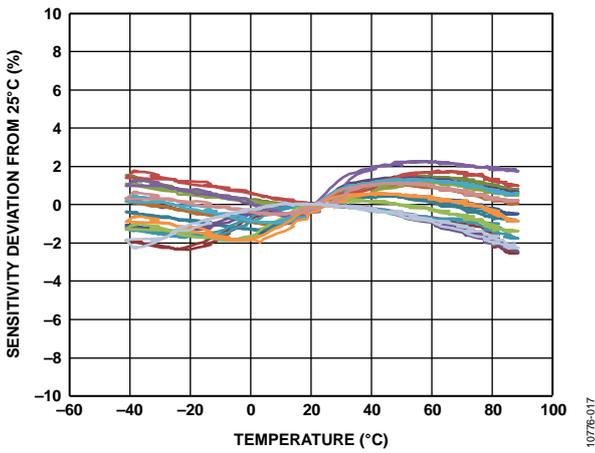
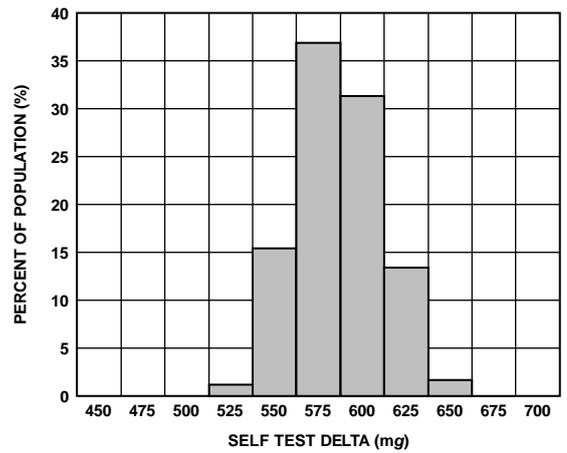


図 16. Z 軸の 0 g オフセットの温度特性 (16 個のデバイスを PCB にハンダ付け、ODR = 100 Hz、 $V_S = 2 V$ )



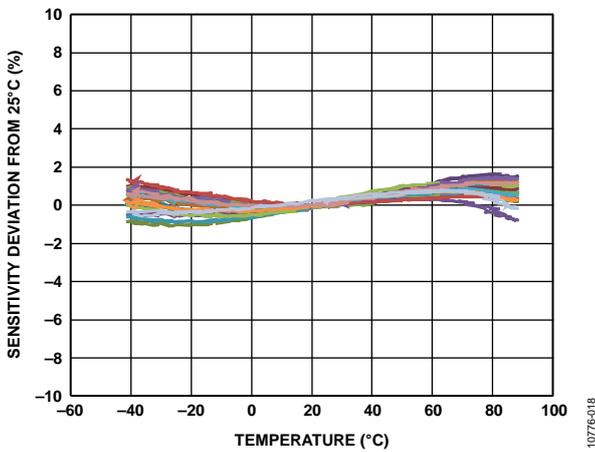
10776-017

図 17. X 軸の 25°C からの感度偏差の温度特性 (16 個のデバイスを PCB にハンダ付け、ODR = 100 Hz、 $V_S = 2$  V)



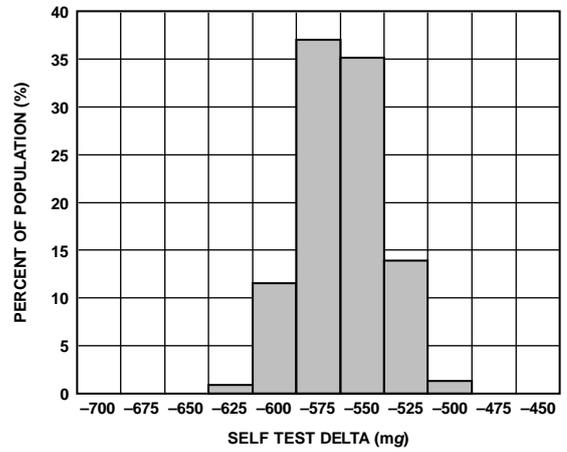
10776-020

図 20. X 軸のセルフテスト応答性 (25°C、 $V_S = 2$  V)



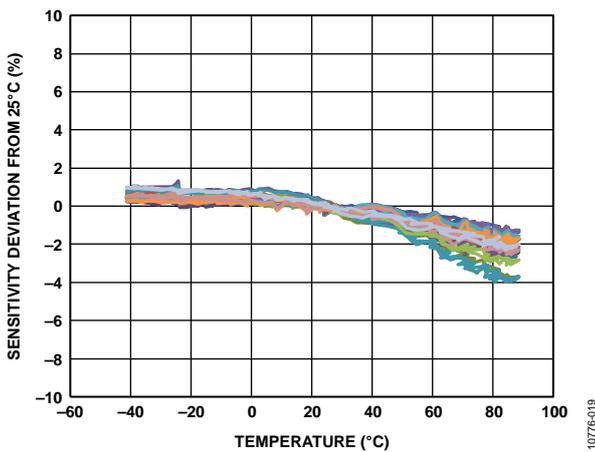
10776-018

図 18. Y 軸の 25°C からの感度偏差の温度特性 (16 個のデバイスを PCB にハンダ付け、ODR = 100 Hz、 $V_S = 2$  V)



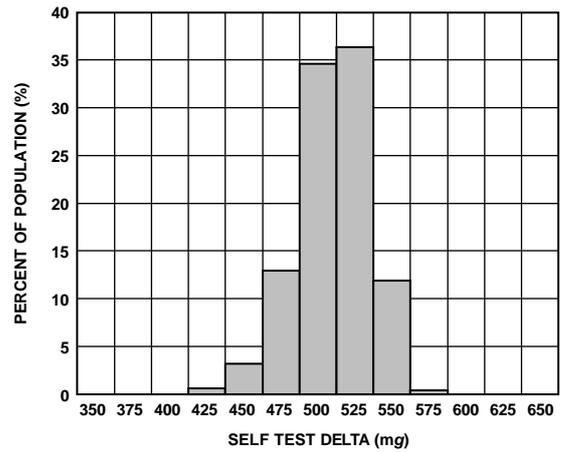
10776-021

図 21. Y 軸のセルフテスト応答性 (25°C、 $V_S = 2$  V)



10776-019

図 19. Z 軸の 25°C からの感度偏差の温度特性 (16 個のデバイスを PCB にハンダ付け、ODR = 100 Hz、 $V_S = 2$  V)



10776-022

図 22. Z 軸のセルフテスト応答性 (25°C、 $V_S = 2$  V)

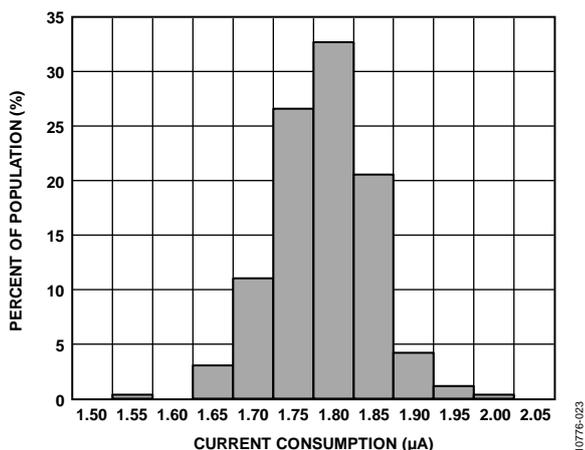


図 23. 消費電流 (25°C、ノーマル・モード、ODR = 100 Hz、 $V_S = 2 V$ )

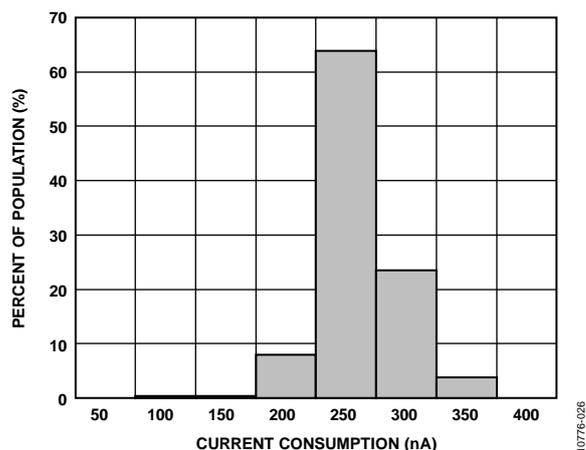


図 26. 消費電流 (25°C、ウェークアップ・モード、 $V_S = 2 V$ )

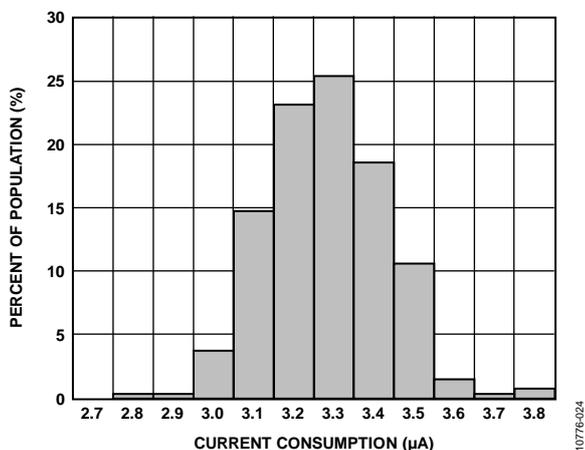


図 24. 消費電流 (25°C、低ノイズ・モード、ODR = 100 Hz、 $V_S = 2 V$ )

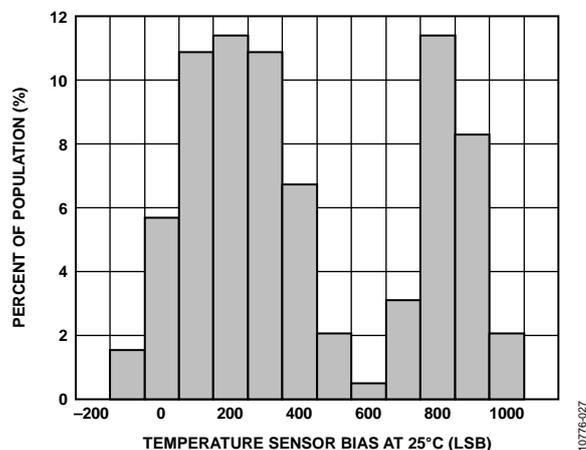


図 27. 温度センサー応答性 (25°C、 $V_S = 2 V$ )

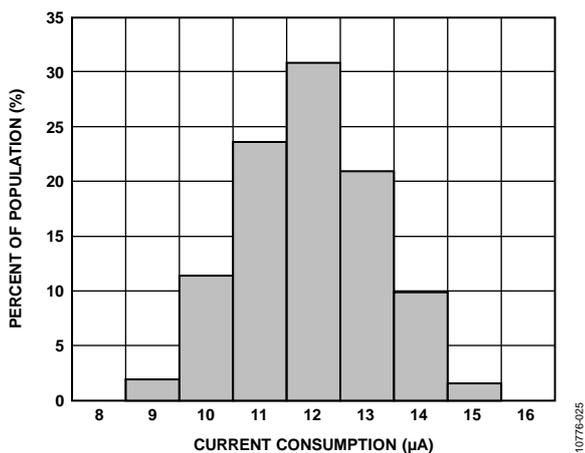


図 25. 消費電流 (25°C、超低ノイズ・モード、ODR = 100 Hz、 $V_S = 2 V$ )

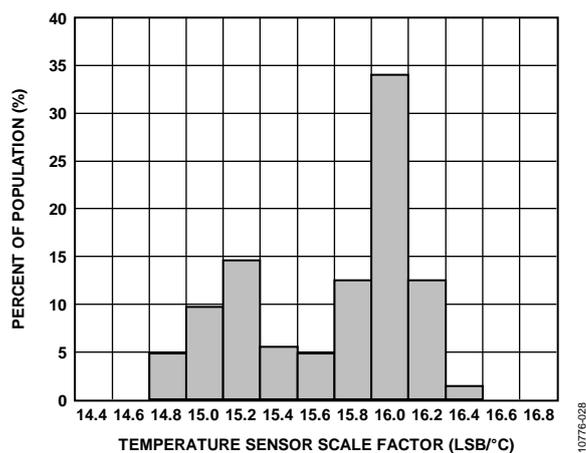


図 28. 温度センサーのスケール係数 ( $V_S = 2 V$ )

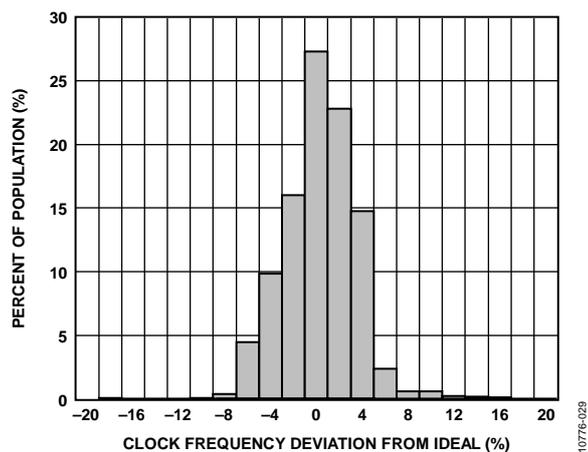


図 29. 理想値からのクロック周波数偏差 (25°C、 $V_S = 2V$ )

## 動作原理

ADXL362は、きわめて低い消費電力レベルで動作する、全機能内蔵型の3軸加速度計測システムです。モーションや衝撃から生じる動的加速度と、傾斜などの静的加速度の両方を測定することができます。加速度はデジタル的にレポートされ、デバイスはSPIプロトコルによって通信します。内蔵のデジタル・ロジックは、自律的動作を可能にし、システム・レベルの節電を強化する機能を実装します。

### 機械的デバイスの動作

センサーの可動部品は、シリコン・ウェハの上面に構成されるポリシリコン表面マイクロマシン構造となっています。ポリシリコンのスプリングがこの構造部を表面上に支え、加に対する抵抗をもたらします。

構造部の変位は、独立した固定プレートと可動部に取り付けられたプレートで構成される、差動コンデンサによって測定します。加速度は構造部を偏向させ、差動コンデンサを不平衡にするため、センサー出力の振幅は加速度に比例します。位相検波により、加速度の大きさと極性が決定されます。

### 動作モード

ADXL362には、2つの動作モードがあります。つまり、連続した広帯域幅センシングのための測定モードと、限られた帯域幅でアクティブ検出を行うためのウェークアップ・モードです。さらに、デバイスをスタンバイにすることによって、測定を完全に中断することができます。

### 測定モード

測定モードはADXL362の通常動作モードです。このモードでは、加速度データは連続的に読み取られ、2.0 V電源を使用した場合の加速度センサーの消費電流は、最大400 Hzの出力データレートの範囲全体で3 $\mu$ A (typ)未満です。ADXL362をこのモードで動作させるとき、このデータシートに記載されたすべての機能を使用できます。

また、12.5 Hz~400 Hzのデータレートで連続的にデータを出力しながら、3 $\mu$ A (typ)未満の消費電流を実現する機能も備えており、これこそADXL362が超低消費電力の加速度センサーであるゆえんです。他の加速度センサーでは、低消費電力モードで間欠動作を行うことにより低消費電流の加速度センシングを実現しているものもあります。その結果、低消費電力モードでは実効帯域幅が狭くなり、入力データのアンダーサンプリングが生じます。したがって、望ましくないエイリアシングが発生することがあります。ADXL362では、センサーの全帯域幅をすべてのデータレートで連続的にサンプリングするため、アンダーサンプリングやエイリアシングは発生しません。

### ウェークアップ・モード

ウェークアップ・モードは、きわめて低い消費電力(2.0 V電源電圧で270 nA)で、モーションの有無だけを検出する用途に最適です。ウェークアップ・モードは、モーション起動のオン/オフ・スイッチの実装に特に便利であり、動作が検出されるまで、残りのシステムをパワーダウンすることができます。

ウェークアップ・モードは、1秒間に6回だけ加速度を測定し、モーションの有無を検出することによって、消費電流をきわめて低いレベルに低減します。モーション検出時に、加速度センサーを以下の方法で自律的に応答させることができます。

- フル帯域幅の測定モードに切り替え
- マイクロコントローラに割込みを通知
- 設定に応じて、後段回路をウェークアップ
- ウェークアップ・モードでは、アクティブ・タイマ以外のすべての加速度センサー機能を使用できます。すべてのレジスタにアクセスでき、リアルタイム・データの読出しやFIFOへの保存ができます。

### スタンバイ

ADXL362をスタンバイにすると、測定が中断され、消費電流は10 nA (typ)まで低下します。保留中の割込みとデータは保持され、新しい割込みは生成されません。

ADXL362は、スタンバイ動作時にはすべてのセンサー機能を停止します。

### 選択可能な測定範囲

ADXL362には、 $\pm 2g$ 、 $\pm 4g$ 、 $\pm 8g$ という選択可能な測定範囲があります。加速度サンプルは、常に12ビットADCによって変換されます。したがって、感度はg範囲に応じて変化します。範囲とそれに対応する感度値を表1に示します。

加速度が測定の上下限を外れると、データはフルスケール値(0x0FFF)でクリップされ、加速度センサーに損傷は生じません。表2は、加速度の絶対最大定格を示します。これは、デバイスに恒久的な損傷を与える可能性のある加速度レベルを示します。

### 選択可能な出力データレート

ADXL362は、12.5 Hz~400 Hzのさまざまなデータレートで加速度データをレポートできます。ナイキスト・サンプリング基準を満たし、エイリアシングが発生しないように、内部ローパス・フィルタの極は、選択されたODRの $\frac{1}{4}$ または $\frac{1}{2}$ に(HALF\_BW設定に基づいて)自動的に設定されます。

消費電流は、図 30 に示すように、出力データレートによって若干変動し、データレートと動作電圧の全範囲にわたって 5.0  $\mu\text{A}$  を下回ります。

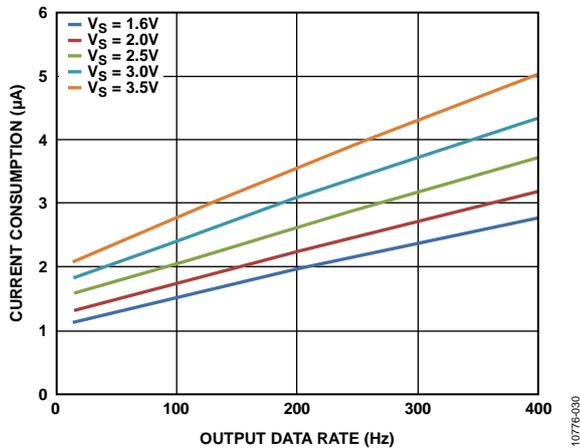


図 30. 出力データレート対消費電流、各種電源電圧

### アンチエイリアシング

ADXL362 の A/D コンバータ (ADC) は、ユーザーが選択した出力データレートでサンプリングします。アンチエイリアス・フィルタ処理がない場合、データレートの半分以上を超える周波数を持つ入力信号がエイリアスされます。これを緩和するため、ADC の入力に 2 極ローパス・フィルタが提供されています。

ユーザーは、このアンチエイリアス・フィルタをデータレートの  $\frac{1}{2}$  または  $\frac{1}{4}$  の帯域幅に設定できます。アンチエイリアス・フィルタの極を出力データレートの  $\frac{1}{2}$  に設定すると、アンチエイリアス・フィルタ処理は穏やかになりますが、帯域幅は最大化され、大部分のアプリケーションに適しています。極をデータレートの  $\frac{1}{4}$  に設定すると、所定のデータレートに対する帯域幅は低減しますが、より積極的なアンチエイリアシングが実行されます。

ADXL362 のアンチエイリアス・フィルタは、デフォルトでは、帯域幅が出力データレートの  $\frac{1}{4}$  と、保守的に設定されています。

### 電力/ノイズのトレードオフ

ADXL362 は、消費電流を少しだけ増やすことによってノイズを減少させるオプションをいくつか提供します。

通常動作での ADXL362 のノイズ性能は、100 Hz 帯域幅において 7 LSB rms (typ) であり、帯域幅と所望の分解能にもよりますが、大部分のアプリケーションには十分です。ノイズをさらに抑える必要がある場合、ADXL362 は、消費電流を一定量増加させることでノイズを低減できる、2 つの低ノイズ動作モードを備えています。

表 7 は、通常動作で得られる消費電流とノイズ密度、および代表的な 2.0 V 電源での 2 つの低ノイズ・モードの関係を示します。

表 7. ノイズと消費電流：通常動作、低ノイズ・モード、超低ノイズ・モード (ODR=100Hz, @  $V_S = 2.0\text{V}$ )

Mode	Noise ( $\mu\text{g}/\sqrt{\text{Hz}}$ ) Typical	Current Consumption ( $\mu\text{A}$ ) Typical
Normal Operation	550	1.8
Low Noise	400	3.3
Ultralow Noise	250	13

ADXL362 をより高い電源電圧で動作させても、ノイズは低減しません。表 8 は、通常動作で得られる消費電流とノイズ密度、および推奨される最高電源電圧 (3.3 V) での 2 つの低ノイズ・モードの関係を示します。

表 8. ノイズと消費電流：通常動作、低ノイズ・モード、超低ノイズ・モード (ODR=100Hz, @  $V_S = 3.3\text{V}$ )

Mode	Noise ( $\mu\text{g}/\sqrt{\text{Hz}}$ ) Typical	Current Consumption ( $\mu\text{A}$ ) Typical
Normal Operation	380	2.7
Low Noise	280	4.5
Ultralow Noise	175	15

## 節電機能

節電が最重視されるアプリケーション向けに設計された **ADXL362** には、ここで説明するように、デバイス・レベルだけでなく、システム・レベルの節電も可能にする機能がいくつか内蔵されています。

### 全モードで超低消費電力を実現

デバイス・レベルで、**ADXL362** の最も顕著な節電機能は、あらゆる設定での超低消費電力です。**ADXL362** の消費電流は、400 Hz までのすべてのデータレートと 3.5 V までのすべての電源電圧にわたって、1.1  $\mu\text{A}$  (typ) ~ 5  $\mu\text{A}$  (typ) です (図 30 を参照)。1  $\mu\text{A}$  未満の消費電力を必要とする簡単なモーション検出アプリケーションには、さらに低消費電力の 270 nA (typ) のモーション・トリガのウェークアップ・モードを提供します。

このような電流レベルにおいて、この加速度センサーのフル動作での消費電流は、他の多くのシステム・コンポーネントのスタンバイ電流よりも小さくなります。したがって、連続的な加速度監視ときわめて長いバッテリー稼働時間を必要とするアプリケーションに最適です。加速度センサーは常にオンであるため、モーション起動スイッチとして機能することができます。加速度センサーは、起動のタイミングを残りのシステムに通知することにより、システム・レベルで電力を管理します。

動作電流の低さと同様、10 nA (typ) というスタンバイ電流の低さも **ADXL362** の重要な特長であり、大部分の時間をスリープ状態ですごし、外部トリガを介してウェークアップするアプリケーションでは、バッテリー稼働時間の大幅な増加をもたらします。

### モーション検出

**ADXL362** は、アクティブ (閾値を上回る加速度が存在する状態) とインアクティブ (閾値を上回る加速度が存在しない状態) を検出する内蔵ロジックを備えています。アクティブ/インアクティブ・イベントは、加速度センサーの動作モード管理、ホスト・プロセッサへの割込み、あるいはモーション・スイッチの自律的駆動のためのトリガとして使用できます。

アクティブ/インアクティブ・イベントの検出はステータス・レジスタで示され、割込みを生成するように設定できます。さらに、デバイスのアクティブ・ステータス (つまり、モーションが加わっているか静止しているか) は、「**AWAKE** ビットの使い方」で説明する **AWAKE** ビットによって示されます。

アクティブ/インアクティブ検出は、加速度センサーが測定モードまたはウェークアップ・モードにあるときに使用できます。

### アクティブ検出

アクティブ・イベントが検出されるのは、加速度が、仕様規定された期間にわたって仕様規定された閾値を上回り続けた場合です。

#### リファレンス・モードとアブソリュート・モード

アクティブ検出の設定方法には、リファレンス・モードとアブソリュート・モードがあります。

アブソリュート・アクティブ検出を使用した場合、加速度サンプルとユーザーが設定した閾値とを比較して、モーションが存在するかどうかを判定します。たとえば、0.5 g の閾値が設定され、z 軸での加速度がユーザー定義によるアクティブ時間よりも長い間 1 g である場合、アクティブ・ステータスがアサートされます。

多くのアプリケーションでは、絶対的な閾値ではなく、基準となるポイントまたは向きからのずれをアクティブ検出のベースにするほうが有利です。この方式が特に便利なのは、重力によって加えられる静的な 1 g がアクティブ検出に与える影響を除去できるからです。加速度センサーが静止している場合、たとえモーションが加わっていないくても、その出力は 1 g に到達することがあります。アブソリュート・アクティブでは、閾値が 1 g 未満に設定されると、この場合はすぐにアクティブが検出されます。

リファレンス・モードでは、加速度サンプルが、ユーザー定義された時間にわたって、内部定義されたリファレンス値を基準としてユーザー定義された閾値を上回ったとき、アクティブが検出されます (式 1 を参照)。

$$ABS(Acceleration - Reference) > Threshold \quad (1)$$

- したがって、加速度が最初の向きから十分にずれたときのみ、アクティブが検出されます。アクティブ検出が以下のいずれかのシナリオに該当するとき、その時の加速度サンプル値をアクティブ検出のリファレンス値として更新します。
- アクティブ機能が起動され、測定モードが機能しているとき
- リンク・モードが有効な場合: インアクティブが検出され、アクティブ検出が始まったとき
- リンク・モードが有効でない場合: アクティブが検出され、アクティブ検出が繰り返される

リファレンス・モードでは、最もわずかなモーション・イベントさえ検出する、きわめて高感度なアクティブ検出が得られます。

### 誤検出を低減

理想的には、アクティブ検出の目的は、ノイズや小さな意図的でない移動を無視して、意図的なモーションのときのみシステムをウェークアップさせることです。**ADXL362** のアクティブ検出アルゴリズムは、わずかなモーション・イベントを識別するだけでなく、望ましくないトリガを確実に除去できるように設計されています。

**ADXL362** のアクティブ検出機能には、望ましくないモーションを除去し、持続的なモーションだけをアクティブと認識するために、タイマが組み込まれています。このタイマの時間は、加速度閾値と同様に、1 サンプル (つまり、タイマなし) から最大 20 秒のモーションまで、ユーザーが調整できます。

なお、アクティブ・タイマは測定モードでのみ使用できます。ウェークアップ・モードでは、1 サンプルのアクティブ検出が使用されます。

### インアクティブ検出

インアクティブ・イベントが検出されるのは、加速度が、仕様規定された期間にわたって仕様規定された閾値を下回り続けた場合です。インアクティブ検出の設定にも、リファレンス・モードとアブソリュート・モードがあります。

アブソリュート・インアクティブ検出を使用した場合、加速度サンプルとユーザーが設定した閾値とをユーザーが設定した時間にわたって比較し、モーションが存在するかどうかを判定します。インアクティブが検出されるのは、連続した十分な数のサンプルのすべてが閾値を下回るときです。インアクティブのアブソリュート・モードは、自由落下検出の実装に使用できます。

リファレンス・インアクティブ検出を使用する場合、インアクティブが検出されるのは、加速度サンプルが、ユーザー定義された時間にわたって、内部定義されたリファレンス値を基準としてユーザー定義された閾値の範囲内に収まる時です (式 2 を参照)。

$$ABS(Acceleration - Reference) < Threshold \quad (2)$$

リファレンス・インアクティブは、リファレンス・アクティブと同様、重力による静的加速度の影響を除去するのに特に便利です。アプソリュート・インアクティブでは、インアクティブ閾値が 1 g 未満に設定された場合、静止したままのデバイスはインアクティブを検出できません。リファレンス・インアクティブを用いれば、同じ構成の同じデバイスでもインアクティブを検出できます。

インアクティブ・タイマのインアクティブ検出時間は、2.5 ms (400 Hz ODR における 1 個のサンプル) から約 90 分 (12.5 Hz ODR における 65,535 個のサンプル) まで自由に設定できます。インアクティブ・タイマがどのような長さの時間に設定されている場合でも、その時間にわたって静止していれば、加速度センサーがインアクティブを検出するよう設定されています。

たとえば、インアクティブ検出時間が 90 分に設定されていた場合、加速度センサーがインアクティブを検出するのは、90 分間静止していたときです。タイマ設定範囲が広いので、節電が重要視されるアプリケーションでは、きわめて短い時間のインアクティブを検出し、直ちにシステムをスリープ状態にすることができます。連続動作が重要なアプリケーションでは、システムは、何らかのモーションが存在する限りオン状態を保ちます。

### アクティブ/インアクティブ検出のリンク

アクティブ/インアクティブ検出機能は、ホスト・プロセッサによって同時に使用して手動処理したり、以下のような方法で連係動作するように設定できます。

#### デフォルト・モード

アクティブ/インアクティブ機能については、デフォルトで自動的に有効にされないため、ユーザーがこれらの機能を有効にする必要があります。ユーザーがアクティブ/インアクティブ機能を有効にした後、ADXL362 は、デフォルト・モードに入ったときに以下の動作を行います。アクティブ/インアクティブ検出はいつでも有効なままであり、すべての割り込みは、ホスト・プロセッサによって処理される必要があります。つまり、プロセッサが各割り込みを読み取らなければ、割り込みをクリアして再び使用することはできません。

#### リンク・モード

リンク・モードでは、同時に有効にできる機能が 1 つだけになるように、アクティブ/インアクティブ検出が互いにリンクされます。アクティブが検出されると、デバイスにモーションが加わっている (あるいは、アウェーク状態) と想定され、アクティブの探索をすぐに停止します。もっと正確に言えば、次のイベントとしてインアクティブが想定されます。したがって、インアクティブ検出のみが動作します。

同様に、インアクティブが検出されると、デバイスは静止している (あるいは、スリープ状態) と想定されます。したがって、次のイベントとしてアクティブが想定されるため、アクティブ検出のみが動作します。

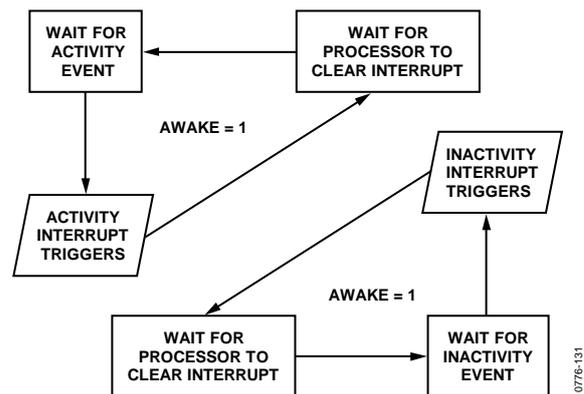


図 31. デフォルト・モードのアクティブ動作とインアクティブ動作を説明するフローチャート

リンク・モードでは、ホスト・プロセッサが各割り込みを処理しなければ次の割り込みは有効になりません。

図 32 に、リンク・モードの動作をフローチャートで説明します。

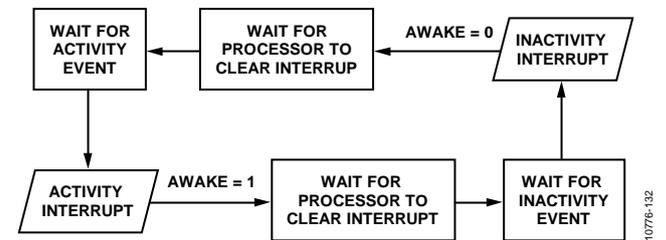


図 32. リンク・モードのアクティブ動作とインアクティブ動作を説明するフローチャート

#### ループ・モード

ループ・モードでは、モーション検出は「リンク・モード」で説明したように動作しますが、割り込みはホスト・プロセッサによる処理を必要としません。この設定は、一般的に用いられるモーション検出の実装を簡素化し、バス通信に使用される電力を低減することで節電効果を高めます。

図 33 に、ループ・モードの動作をフローチャートで説明します。

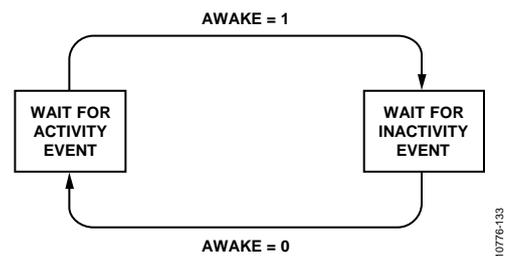


図 33. ループ・モードのアクティブ動作とインアクティブ動作を説明するフローチャート

#### 自動スリープ

リンクまたはループ・モードでは、自動スリープを有効にすると、デバイスは、インアクティブが検出されると自動的にウェークアップ・モードに入り (「ウェークアップ・モード」を参照)、アクティブが検出されると再び測定モードに入ります。

リンク・モードまたはループ・モードがイネーブルされると、自動スリープ設定がアクティブになります。デフォルト・モードでは、自動スリープ設定は無視されます。

## AWAKE ビットの使い方

AWAKE ビットは、ADXL362 がアウェーク状態であるかスリープ状態であるかを示すステータス・ビットです。デバイスは、アクティブ条件に遭遇したときにアウェーク状態であり、インアクティブ条件に遭遇したときにスリープ状態です。

アウェーク信号は INT1 または INT2 ピンにマッピングできます。したがって、このピンは、加速度センサーのアウェーク状態に基づいて下流回路への電力を接続/切断するステータス出力として機能できます。この設定をループ・モードと組み合わせる使用すれば、図 43 に示すように、単純で自律的なモーション起動スイッチを実装できます。

後段回路の起動時間を許容できる場合、このモーション・スイッチ設定は、残りのアプリケーション部分のスタンバイ消費電流をゼロにすることによって、システム・レベルの大幅な節電を可能にします。このスタンバイ電流は、ADXL362 の動作電流を上回ることがあります。

## FIFO

ADXL362 には、ディープな 512 サンプルの先入れ先出し (FIFO) バッファが内蔵されています。この FIFO は、次に示すように、主に 2 つの利点を提供します。

### システム・レベルの節電

FIFO を適切に使用すれば、加速度センサーが自律的にデータを収集している間、ホスト・プロセッサのスリープ時間を延ばすことによって、システム・レベルの節電が可能になります。あるいは、FIFO を使用してデータを収集するようにすることで、ホストの負担を軽減し、他のタスク処理に振り向けることができます。

### データ記録/イベント・コンテキスト

FIFO をトリガ・モードで使用して、アクティブ検出イベントにつながるすべてのデータを記録することで、イベントのコンテキストを提供できます。たとえば、インパクト・イベントを特定するシステムの場合、加速度センサーは、システム全体をオフに保持しながら、加速度データをその FIFO に保存し、アクティブ・イベントを探ることができます。インパクト・イベントが発生すると、そのイベントより前に収集されたデータは、FIFO 内でフリーズ状態になります。すると、加速度センサーは、残りのシステムをウェークアップさせ、このデータをホスト・プロセッサに転送することによって、インパクト・イベントのコンテキストを提供できます。

一般に、使用できるコンテキストが多いほど、システムはよりインテリジェントな決断をくだすことができるため、多段 FIFO は特に便利です。ADXL362 の FIFO は 13 秒を超えるデータまで保存できるため、アクティブ・トリガの前にイベントの明確なイメーজが得られます。

すべての FIFO 動作モード、FIFO の構造、FIFO からデータを取り出すための命令については、このデータシートの「FIFO モード」を参照してください。

## 通信

### SPI 命令

ADXL362 のデジタル・インターフェースは、システム・レベルの節電を念頭に置いて実装されています。以下の機能は節電効果を高めます。

- バースト読み出し/書き込みは、デバイスの設定とデータの取出しに必要な SPI 通信サイクルの数を低減します。
- アクティブ/インアクティブ検出の並行動作は、「set it and forget it (設定後は放置)」動作を可能にします。リンク・モードとループ・モードは、プロセッサ介入のない割込みクリアを可能にすることによって、通信電力をさらに低減します。
- FIFO は、連続したサンプルを無限長の複数バイト読み出しによって連続的に読取りできるように実装されます。したがって、1 つの FIFO 読み出し命令で、FIFO の全コンテンツをクリアすることができます。他の多くの加速度センサーでは、読み出し命令ごとに 1 個のサンプルしか取り出せません。さらに、ADXL362 の FIFO 構造では、プロセッサのダイレクト・メモリ・アクセス (DMA) を使用して FIFO の内容を読み出すことができます。

### バス・キーパー

ADXL362 は、すべてのデジタル・インターフェース・ピン (MISO、MOSI、SCLK、CS、INT1、INT2) 上にバス・キーパーを実装しています。バス・キーパーは、駆動されていないスリーステート・バス・ラインがフローティング状態になることを防止し、バス上のゲート入力での貫通電流を防ぎます。

### MSB レジスタ

加速度と温度の測定値は、12 ビット値に変換され、測定ごとに 2 本のレジスタを使用し、SPI を介して送信されます。3 軸加速度データの完全なサンプル・セットを読み出すには、6 本のレジスタを読み出す必要があります。

多くのアプリケーションでは、12 ビット・データまでの精度は必要ではなく、むしろシステム全体の節電が重視されます。MSB レジスタ (XDATA、YDATA、ZDATA) を用いることで、このようなトレードオフが可能になります。これらのレジスタには、x、y、z 軸加速度データの 8 個の MSB が含まれます。これらを効果的に読み出すことで、8 ビットの加速度値が得られます。とりわけ重要なのは、3 本の (連続した) レジスタを読み出すだけで完全なデータ・セットを取り出せ、SPI バスがアクティブで電流を消費する時間を大幅に低減できるということです。

12 ビットと 8 ビットのデータは同時に使用できるため、任意の時点でのアプリケーションのニーズに応じて、1 つのアプリケーションで両方のデータ・フォーマットを使用できます。たとえば、プロセッサは、高い分解能が要求されるときに 12 ビット・データを読み出し、アプリケーション条件が変化したときに 8 ビット・データに切り替えることが (単に読み出すレジスタ・セットを変更するだけで) できます。

## その他の機能

### 自由落下検出

多くのデジタル出力加速度センサーには、自由落下検出機能が内蔵されています。ADXL362では、この機能は、インアクティブ割込みを使用して実装できます。閾値やタイミング値の詳細については、「アプリケーション情報」を参照してください。

### 外部クロック

ADXL362に内蔵されている 51.2 kHz (typ) のクロックは、デフォルトでは、内部動作の時間軸として機能します。

ODRと帯域幅は、クロックに比例して変化します。ADXL362は、100 Hz、50 Hz、25 Hz など、2の倍数で離散的な数のオプションを ODR に提供します（詳細については「フィルタ・コントロール・レジスタ」を参照）。外部クロックを適切なクロック周波数で使用すれば、提供された以外のデータレートを実現できます。式 3 に示すように、出力データレートはクロック周波数に応じて変化します。

$$QFT_{CEWCVN} = QFT_{SGNCEVGF} \times \frac{X}{51.2 \text{ kHz}} \quad (3)$$

たとえば、80 Hz の ODR を実現するには、100 Hz の ODR 設定を選択し、公称の 80%、つまり 41.0 kHz のクロック周波数を提供します。

ADXL362 は、公称の 51.2 kHz から 25.6 kHz までの外部クロック周波数で動作できるため、ユーザーは所望の出力データレートを実現できます。

あるいは、外部クロックを使用して、クロック周波数の精度を改善することができます。1000 個を超えるデバイスのクロック周波数の分布は、約 3% の標準偏差を持ちます。さらに厳しい許容誤差を達成するために、より正確なクロックを外部から供給することができます。

帯域幅は、HALF\_BW 設定に基づいて ODR の $\frac{1}{2}$ または $\frac{1}{4}$ に自動的にスケールされ、この比率はクロック周波数とは無関係に保持されます。消費電力も、クロック周波数に応じて変化します。高いクロック・レートでは、消費電力が増加します。図 34 は、消費電力とクロック・レートとの関係を示します。

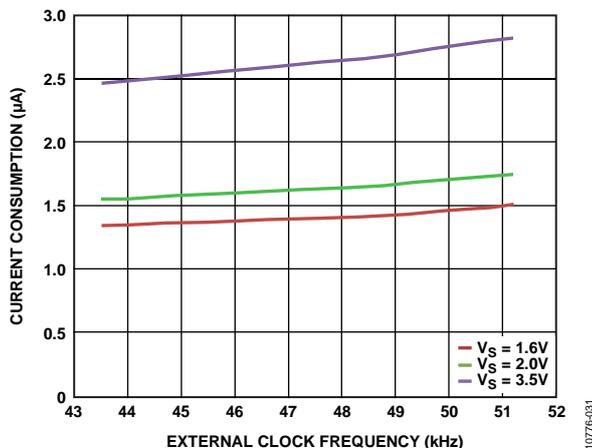


図 34. 外部クロック・レート 対 消費電流

### 同期したデータ・サンプリング

正確に時間調整された加速度測定を必要とするアプリケーションの場合、ADXL362 は、加速度サンプリングを外部トリガに同期させるオプションを備えています。

### セルフテスト

ADXL362 は、内蔵しているセルフテスト機能によって、その機械システムと電子システムを同時に効果的にテストすることができます。セルフテスト機能が起動されると、メカニカル・センサーに静電気が加えられます。この静電気力は加速度が入力された場合と同様にセンサー素子を移動させ、この静電気力によって 3 軸すべての出力変化が起こります。

### ユーザー・レジスタの保護

ADXL362 は、シングル・イベント・アップセット (SEU) に対するユーザー・レジスタ保護機能を搭載しています。SEU は、微細回路デバイス内のデリケートなノードにイオンや電磁放射線がぶつかることによって生じる、状態の変化です。この状態変化は、論理素子の重要なノード（たとえばメモリ・ビット）の内部または近傍でのイオン化によって生成される自由電荷が原因となります。SEU 自体は、トランジスタや回路の機能に恒久的な損害を与えるとは考えられませんが、レジスタ値に悪影響を与えることがあります。SEU から保護される ADXL362 レジスタは、レジスタ 0x20~0x2E です。

SEU 保護は、1 ビットと 2 ビットの両方の誤差を検出する、99 ビットの誤差訂正 (ハミングタイプ) コードを介して行われます。チェック・ビットは、保護されたレジスタへの書込みが行われると、いつでも再計算されます。保存されたチェック・ビットが現在のチェック・ビット計算値と合わない場合、いつでも、ERR\_USER\_REGS ステータス・ビットがセットされます。

ステータス・レジスタの SEU ビットは、パワーアップ時にデバイス設定の前にセットされ、そのデバイスへの最初のレジスタ書込み時にクリアされます。

### 温度センサー

ADXL362 に内蔵されている温度センサーは、内部システム温度を監視したり、校正によってデバイスの温度特性を改善したりすることができます。たとえば、加速度出力は $\pm 0.5 \text{ mg}/^\circ\text{C}$  (typ) のレートで温度によって変化します。しかし、温度との関係は再現性があり、温度特性を校正することができます。

温度センサーを使用して絶対温度を監視するには、その初期バイアス (既知の温度での出力) を測定し、校正することを推奨します。

## シリアル通信

ADXL362 は、4 線式 SPI を介して通信し、スレーブとして動作します。ADXL362 への書き込み時に ADXL362 からマスター・デバイスに送信されるデータは無視します。

図 36～図 40 に示すように、バス電力を節約するために ADXL362 が読出しデータを送信している場合を除いて、MISO ピンは高インピーダンス状態であり、バス・キーパーによって保持されます。

ADXL362 の SPI 通信用配線は、図 35 の接続図に示すように行います。推奨される SPI クロック速度は、12 pF の最大負荷で 1 MHz ～5 MHz です。

SPI タイミング方式は、CPHA = CPOL = 0 に従います。

デバイスの正しい動作のために、表 9 と表 10 の論理閾値とタイミング・パラメータに常に従ってください。タイミング・パラメータについては、図 41 と図 42 を参照してください。

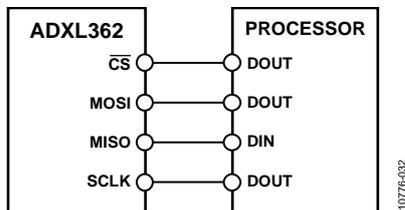


図 35. 4 線式 SPI 接続図

### SPI コマンド

SPI ポートは、最初のバイトがコマンドである複数バイト構造を使用します。ADXL362 のコマンド・セットを以下に示します。

- 0x0A : レジスタ書き込み
- 0x0B : レジスタ読出し
- 0x0D : FIFO 読出し

#### レジスタ読出し／書き込みコマンド

レジスタ読出し／書き込みコマンドのコマンド構造を以下に示します（図 36 と図 37 を参照）。

`</CS down> <command byte (0x0A or 0x0B)> <address byte> <data byte> <additional data bytes for multi-byte> ... </CS up>`

レジスタ読出し／書き込みコマンドは、複数バイトの（バースト）読出し／書き込みアクセスに対応します。複数バイトの読出し／書き込みコマンドの波形図を図 38 と図 39 に示します。

#### FIFO 読出しコマンド

FIFO バッファからの読出しは、アドレスを持たないコマンド構造です。

`</CS down> <command byte (0x0D)> <data byte> <data byte> ... </CS up>`

各サンプルは 2 バイト（2 ビットの軸情報と 14 ビットのデータ）で構成されるため、複数バイト読み出しを使用して偶数のバイトを読み出すことを推奨します。奇数のバイトが読み出された場合、

所望のデータは読み出されたと見なされます。したがって、最後のサンプルの後半は破棄され、FIFO からの読出しは、正しく調整された偶数バイト境界から常に始まります。データは、最下位バイトが最初に出力され、その後に最上位バイトが続きます。

### 複数バイト転送

複数バイト転送（別名：バースト転送）は、すべての SPI コマンド（レジスタ読出し、レジスタ書き込み、FIFO 読出しコマンド）に対してサポートされます。x、y、z の加速度（と温度、該当する場合）データがフルセットで同時に読み出されるように、複数バイト転送を使用してデータを読み出すことを推奨します。

FIFO は、FIFO 読出し時にシリアル・ポート・クロックで動作し、SPI クロックが 1 MHz 以上である限り、SPI クロック・レートでバースト状態を維持できます。

### レジスタ読出し／書き込みのオートインクリメント

レジスタ読出し／書き込みコマンドは、コマンドで指定されたアドレスから開始され、転送されるバイトごとにオートインクリメントされます。レジスタを複数回読み出すことによるアドレス・ラッピングや悪影響を避けるため、オートインクリメントは、無効なレジスタ・アドレス 63 (0x3F) で停止します。

### 無効なアドレスとアドレスの折り畳み

ADXL362 には 6 ビットのアドレス・バスを備えており、64 通りのレジスタだけに対応し、それらを 256 通りのレジスタ・アドレス空間にマッピングします。64 を上回るアドレスでは、アドレスの折り畳みが行われ、レジスタの反復はありません。64 を上回るレジスタ・アドレスへのアクセスを試みた場合、63 (0x3F) にある無効なレジスタにマッピングされるため、機能面での影響は生じません。

アドレス 0x00～0x2E は、レジスタ・マップに記載されているように、顧客アクセス用です。アドレス 0x2F～0x3F は、工場用に予約されています。

### 遅延制約

任意のデータ・レジスタ (0x08～0x0A または 0x0E～0x15) の読出しによって、データ・レディ割込みがクリアされます。レジスタの読出しからデータ・レディ割込みのクリアまでに、80 μs の遅延が生じることがあります。

その他のレジスタ読出し、レジスタ書き込み、FIFO 読出しには、遅延制約はありません。

### 無効なコマンド

0x0A、0x0B、0x0D 以外のコマンドは無効です。MISO 出力は高インピーダンス状態のままであり、バス・キーパーは MISO ラインをその最後の値に保持します。

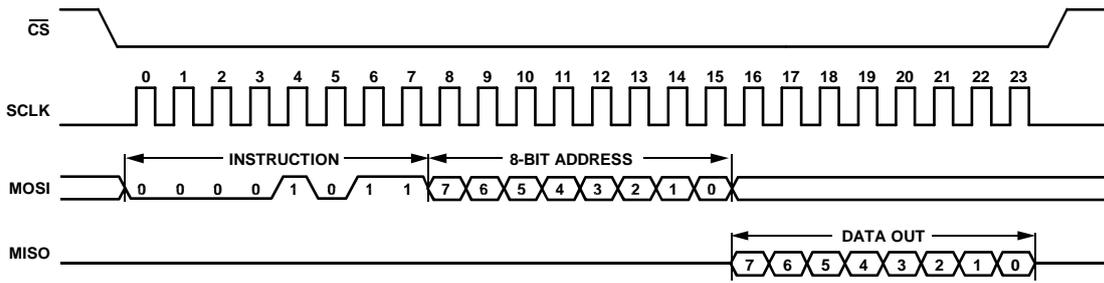


図 36. レジスタ読出し

10776-033

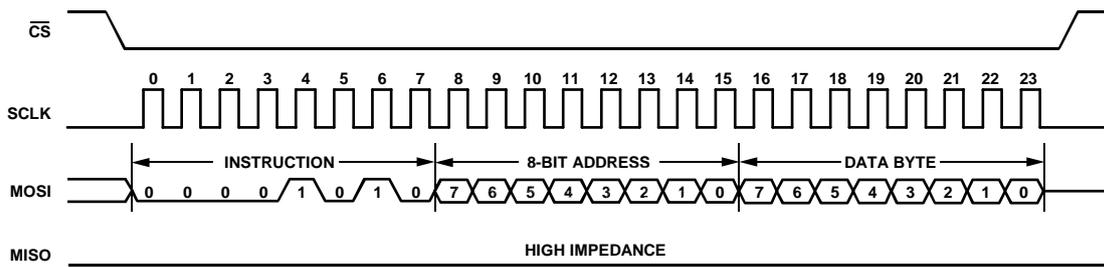


図 37. レジスタ書込み

10776-034

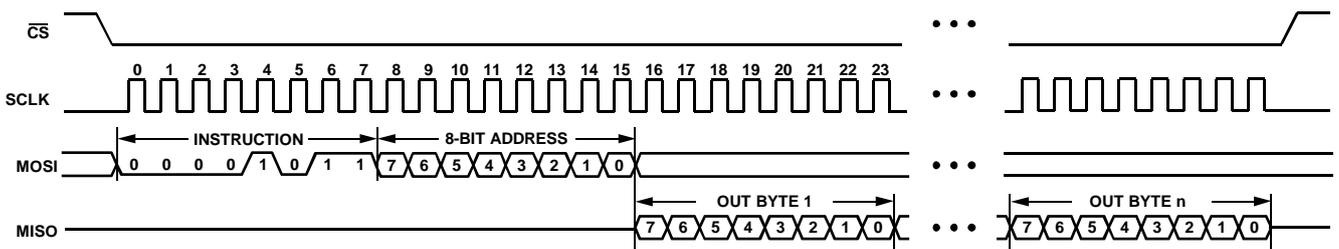


図 38. バースト読出し

10776-035

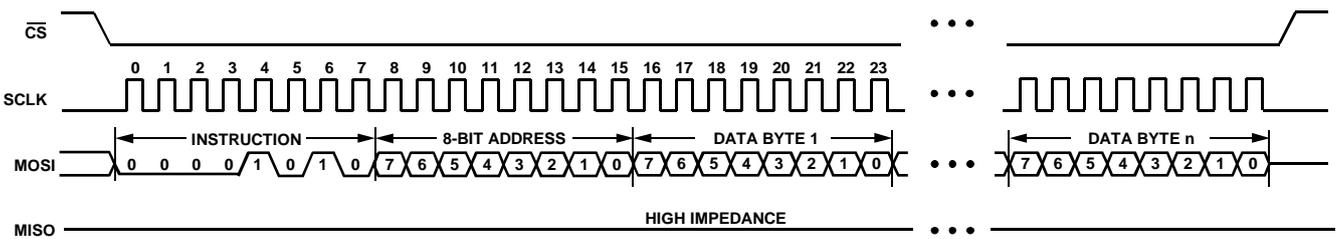


図 39. バースト書込み

10776-036

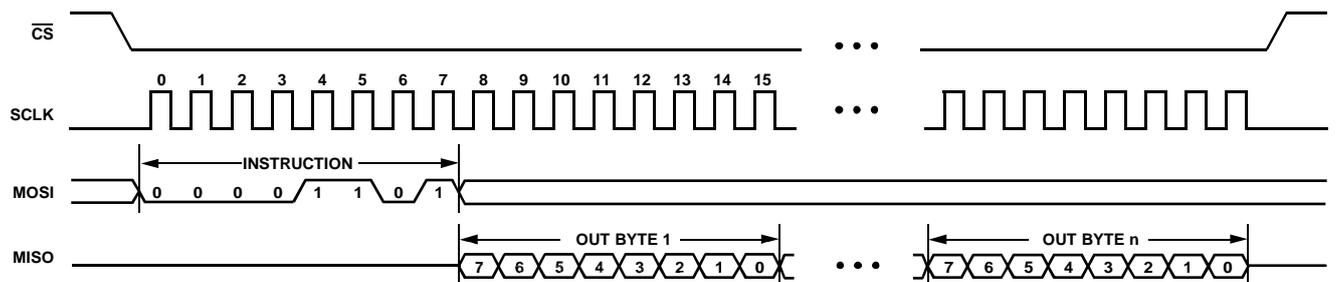


図 40. FIFO 読出し

10776-037

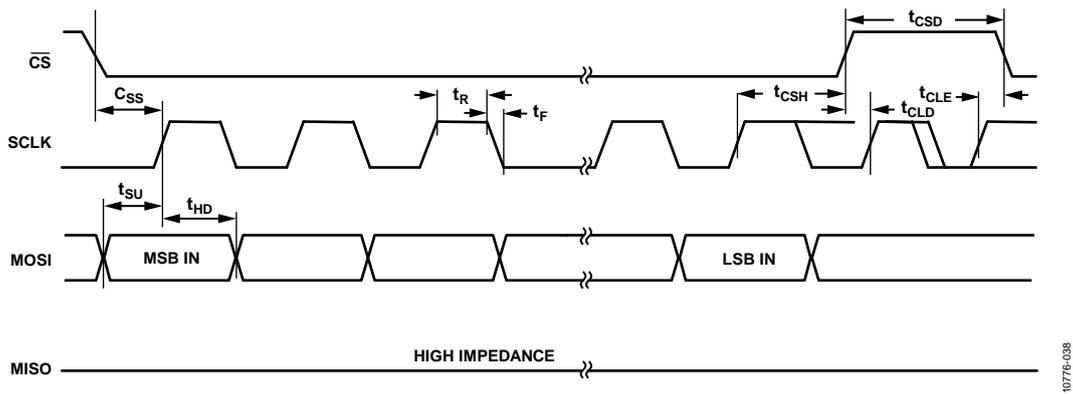


図 41. SPI 書き込み命令のタイミング図

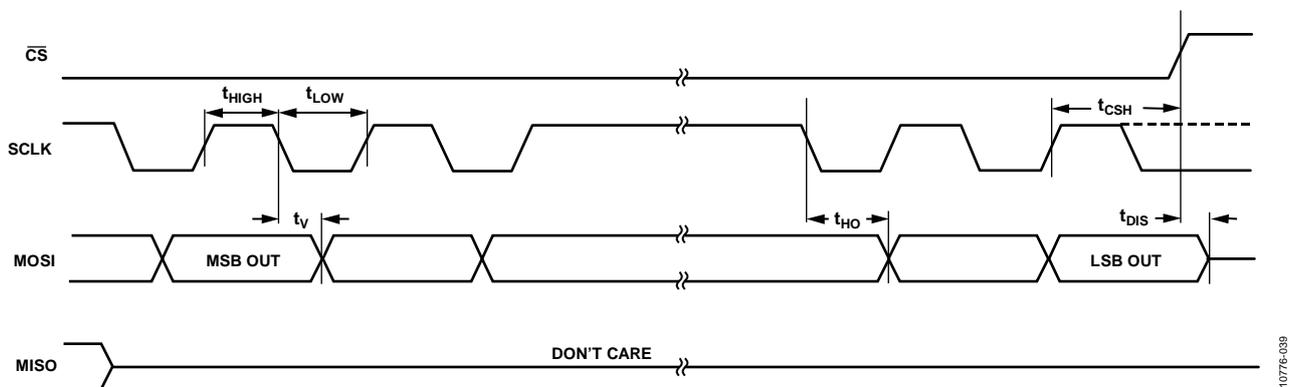


図 42. SPI 読み出し命令のタイミング図

表 9. SPI デジタル入出力

Parameter	Test Conditions/Comments	Limit <sup>1</sup>		Unit
		Min	Max	
<b>Digital Input</b>				
Low Level Input Voltage ( $V_{IL}$ )			$0.3 \times V_{DD I/O}$	V
High Level Input Voltage ( $V_{IH}$ )		$0.7 \times V_{DD I/O}$		V
Low Level Input Current ( $I_{IL}$ )	$V_{IN} = V_{DD I/O}$		0.1	$\mu A$
High Level Input Current ( $I_{IH}$ )	$V_{IN} = 0 V$	-0.1		$\mu A$
<b>Digital Output</b>				
Low Level Output Voltage ( $V_{OL}$ )	$I_{OL} = 10 mA$		$0.2 \times V_{DD I/O}$	V
High Level Output Voltage ( $V_{OH}$ )	$I_{OH} = -4 mA$	$0.8 \times V_{DD I/O}$		V
Low Level Output Current ( $I_{OL}$ )	$V_{OL} = V_{OL, max}$	10		mA
High Level Output Current ( $I_{OH}$ )	$V_{OH} = V_{OH, min}$		-4	mA

<sup>1</sup> 特性評価の結果に基づく仕様であり、出荷テストは行っていません。

表 10. SPI タイミング ( $T_A = 25^\circ\text{C}$ 、 $V_S = 2.0\text{ V}$ 、 $V_{DD\text{ IO}} = 2.0\text{ V}$ )<sup>1</sup>

Parameter	Limit <sup>2,3</sup>		Unit	Description
	Min	Max		
$f_{\text{CLK}}$		1	MHz	Clock Frequency
$C_{\text{SS}}$	100		ns	$\overline{\text{CS}}$ Setup Time
$t_{\text{CSH}}$	100		ns	$\overline{\text{CS}}$ Hold Time
$t_{\text{CSD}}$	10		ns	$\overline{\text{CS}}$ Disable Time
$t_{\text{SU}}$	50		ns	Data Setup Time
$t_{\text{HD}}$	50		ns	Data Hold Time
$t_{\text{R}}$	0	100	ns	SCLK Rise Time
$t_{\text{F}}$	0	100	ns	SCLK Fall Time
$t_{\text{HIGH}}$	100		ns	Clock High Time
$t_{\text{LOW}}$	100		ns	Clock Low Time
$t_{\text{CLD}}$	100		ns	Clock Delay Time
$t_{\text{CLE}}$	100		ns	Clock Enable Time
$t_{\text{V}}$	0		ns	Output Valid from Clock Low
$t_{\text{HO}}$	0	200	ns	Output Hold Time
$t_{\text{DIS}}$	0	200	ns	Output Disable Time

<sup>1</sup>  $\overline{\text{CS}}$ 、SCLK、MOSI、MISO の各ピンは、内部的にプルアップ/ダウンされません。正しく動作させるには外部から駆動する必要があります。<sup>2</sup> 設計目標に基づく仕様であり、出荷テストは行っていません。<sup>3</sup> タイミング値は、表 9 に示す入力閾値 ( $V_{\text{IL}}$  と  $V_{\text{IH}}$ ) に応じて測定されています。

## レジスタ・マップ

表 11. レジスタの概要

Reg	Name	Bits	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Reset	RW	
0x00	DEVID_AD	[7:0]	DEVID_AD[7:0]									0xAD	R
0x01	DEVID_MST	[7:0]	DEVID_MST[7:0]									0x1D	R
0x02	PARTID	[7:0]	PARTID[7:0]									0xF2	R
0x03	REVID	[7:0]	REVID[7:0]									0x01	R
0x08	XDATA	[7:0]	XDATA[7:0]									0x00	R
0x09	YDATA	[7:0]	YDATA[7:0]									0x00	R
0x0A	ZDATA	[7:0]	ZDATA[7:0]									0x00	R
0x0B	STATUS	[7:0]	ERR_USER_REGS	AWAKE	INACT	ACT	FIFO_OVERFLOW	FIFO_WATERMARK	FIFO_READY	DATA_READY	0x40	R	
0x0C	FIFO_ENTRIES_L	[7:0]	FIFO_ENTRIES_L[7:0]									0x00	R
0x0D	FIFO_ENTRIES_H	[7:0]	UNUSED						FIFO_ENTRIES_H[1:0]		0x00	R	
0x0E	XDATA_L	[7:0]	XDATA_L[7:0]									0x00	R
0x0F	XDATA_H	[7:0]	SX			XDATA_H[3:0]						0x00	R
0x10	YDATA_L	[7:0]	YDATA_L[7:0]									0x00	R
0x11	YDATA_H	[7:0]	SX			YDATA_H[3:0]						0x00	R
0x12	ZDATA_L	[7:0]	ZDATA_L[7:0]									0x00	R
0x13	ZDATA_H	[7:0]	SX			ZDATA_H[3:0]						0x00	R
0x14	TEMP_L	[7:0]	TEMP_L[7:0]									0x00	R
0x15	TEMP_H	[7:0]	SX			TEMP_H[3:0]						0x00	R
0x16	Reserved	[7:0]	Reserved[7:0]									0x00	R
0x17	Reserved	[7:0]	Reserved[7:0]									0x00	R
0x1F	SOFT_RESET	[7:0]	SOFT_RESET[7:0]									0x00	W
0x20	THRESH_ACT_L	[7:0]	THRESH_ACT_L[7:0]									0x00	RW
0x21	THRESH_ACT_H	[7:0]	UNUSED					THRESH_ACT_H[2:0]				0x00	RW
0x22	TIME_ACT	[7:0]	TIME_ACT[7:0]									0x00	RW
0x23	THRESH_INACT_L	[7:0]	THRESH_INACT_L[7:0]									0x00	RW
0x24	THRESH_INACT_H	[7:0]	UNUSED					THRESH_INACT_H[2:0]				0x00	RW
0x25	TIME_INACT_L	[7:0]	TIME_INACT_L[7:0]									0x00	RW
0x26	TIME_INACT_H	[7:0]	TIME_INACT_H[7:0]									0x00	RW
0x27	ACT_INACT_CTL	[7:0]	RES	LINKLOOP		INACT_REF	INACT_EN	ACT_REF	ACT_EN		0x00	RW	
0x28	FIFO_CONTROL	[7:0]	UNUSED				AH	FIFO_TEMP	FIFO_MODE			0x00	RW
0x29	FIFO_SAMPLES	[7:0]	FIFO_SAMPLES[7:0]									0x80	RW
0x2A	INTMAP1	[7:0]	INT_LOW	AWAKE	INACT	ACT	FIFO_OVERFLOW	FIFO_WATERMARK	FIFO_READY	DATA_READY	0x00	RW	
0x2B	INTMAP2	[7:0]	INT_LOW	AWAKE	INACT	ACT	FIFO_OVERFLOW	FIFO_WATERMARK	FIFO_READY	DATA_READY	0x00	RW	
0x2C	FILTER_CTL	[7:0]	RANGE		RES	HALF_BW	EXT_SAMPLE	ODR			0x13	RW	
0x2D	POWER_CTL	[7:0]	RES	EXT_CLK	LOW_NOISE		WAKEUP	AUTOSLEEP	MEASURE		0x00	RW	
0x2E	SELF_TEST	[7:0]	UNUSED								ST	0x00	RW

## レジスタの詳細

ここでは、ADXL362 レジスタの機能を説明します。ADXL362 は、表 11 のレジスタ・マップの Reset 欄に示すデフォルトのレジスタ値でパワーアップします。

なお、POWER\_CTL レジスタより前のレジスタ（レジスタ 0x00 ~ 0x2C）への変更は、デバイスをスタンバイにして行ってください。ADXL362 が測定モードにあるときに行われた変更は、測定の一部にしか有効でないことがあります。

### デバイス ID レジスタ

Address: 0x00, Reset: 0xAD, Name: DEVID\_AD

このレジスタは、アナログ・デバイセズのデバイス ID (0xAD) を含みます。

B7	B6	B5	B4	B3	B2	B1	B0
1	0	1	0	1	1	0	1

### デバイス ID : 0x1D レジスタ

Address: 0x01, Reset: 0x1D, Name: DEVID\_MST

このレジスタは、アナログ・デバイセズの MEMS デバイス ID (0x1D) を含みます。

B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	1	1	1	0	1

### デバイス ID : 0xF2 レジスタ

Address: 0x02, Reset: 0xF2, Name: PARTID

このレジスタは、デバイス ID (0xF2、8 進 362) を含みます。

B7	B6	B5	B4	B3	B2	B1	B0
1	1	1	1	0	0	1	0

### シリコン・リビジョン ID レジスタ

Address: 0x03, Reset: 0x01, Name: REVID

このレジスタは、0x01 から始まってリビジョンごとにインクリメントされる、製品リビジョン ID を含みます。

B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	0	0	0	0	1

### X 軸データ (8 MSB) レジスタ

Address: 0x08, Reset: 0x00, Name: XDATA

このレジスタは、x 軸加速度データの 8 個の最上位ビットを保持します。データの分解能を抑えたこのレジスタは、8 ビットのデータで十分な省エネ志向のアプリケーションで使用されます。1 軸につき 2 バイトではなく、1 バイトのデータだけを読み出すことによって、エネルギーを節約できます。

B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	0	0	0	0	0

### Y 軸データ (8 MSB) レジスタ

Address: 0x09, Reset: 0x00, Name: YDATA

このレジスタは、y 軸加速度データの 8 個の最上位ビットを保持します。データの分解能を抑えたこのレジスタは、8 ビットのデータで十分な省エネ志向のアプリケーションで使用されます。1 軸につき 2 バイトではなく、1 バイトのデータだけを読み出すことによって、エネルギーを節約できます。

B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	0	0	0	0	0

### Z 軸データ (8 MSB) レジスタ

Address: 0x0A, Reset: 0x00, Name: ZDATA

このレジスタは、z 軸加速度データの 8 個の最上位ビットを保持します。データの分解能を抑えたこのレジスタは、8 ビットのデータで十分な省エネ志向のアプリケーションで使用されます。1 軸につき 2 バイトではなく、1 バイトのデータだけを読み出すことによって、エネルギーを節約できます。

B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	0	0	0	0	0

## ステータス・レジスタ

Address: 0x0B, Reset: 0x40, Name: STATUS

このレジスタは、ADXL362 のさまざまな状態を示す以下のビットを含んでいます。

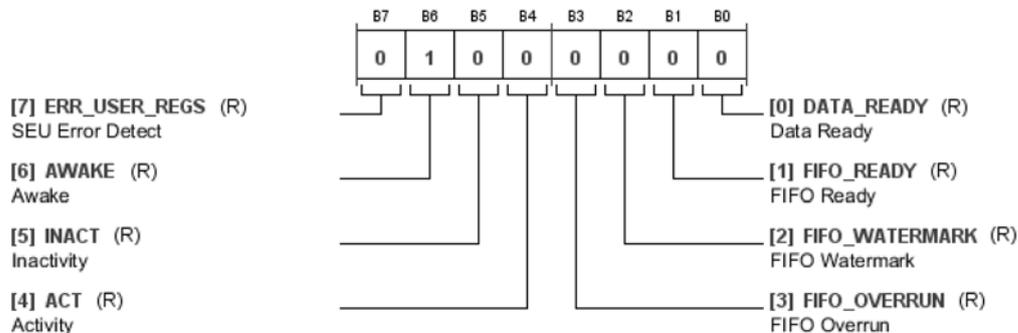


表 12. STATUS のビット説明

ビット	ビット名	設定	説明	リセット	アクセス
7	ERR_USER_REGS		SEU エラー検出 1 は、2 つの条件のいずれかを示します。つまり、SEU イベント（電源グリッチの $\alpha$ 粒子など）がユーザー・レジスタ設定を乱したか、または ADXL362 が未設定であることを示します。このビットは、スタートアップ時とソフト・リセット時にハイレベルであり、レジスタ書き込みコマンドが実行されるとすぐにリセットされます。	0x0	R
6	AWAKE		アクティブ/インアクティブ機能に基づいて、加速度センサーがアクティブ状態 (AWAKE = 1) であるかインアクティブ状態 (AWAKE = 0) であるかを示します。自動スリープを有効にするには、アクティブ/インアクティブ検出はリンク・モードまたはループ・モードであることが必要です (ACT_INACT_CTL レジスタの LINK/LOOP ビット)。そうでない場合、このビットはデフォルトで 1 になるため、無視してください。	0x1	R
5	INACT		インアクティブ。1 は、インアクティブ検出機能がインアクティブまたは自由落下条件を検出したことを示します。	0x0	R
4	ACT		アクティブ。1 は、アクティブ検出機能がアクティブ条件を検出したことを示します。	0x0	R
3	FIFO_OVERRUN		FIFO オーバーラン。1 は、FIFO がオーバーランまたはオーバーフローして、新しいデータが未読データに取って代わることを示します。詳細については、「FIFO 割込みの使い方」を参照してください。	0x0	R
2	FIFO_WATERMARK		FIFO ウォーターマーク。1 は、FIFO が、FIFO_SAMPLES レジスタに設定された所望のサンプル数以上のサンプルを格納していることを示します。詳細については、「FIFO 割込みの使い方」を参照してください。	0x0	R
1	FIFO_READY		FIFO レディ。1 は、FIFO 出力バッファ内に使用可能なサンプルが 1 つ以上あることを示します。詳細については、「FIFO 割込みの使い方」を参照してください。	0x0	R
0	DATA_READY		データ・レディ。1 は、新しい有効なサンプルを讀出しできることを示します。このビットは、FIFO 讀出しが行われるとクリアされます。詳細については、「データ・レディ割込み」を参照してください。	0x0	R

## FIFO エントリ・レジスタ

これらのレジスタは、FIFO バッファ内に存在する有効なデータ・サンプルの数を示します。この数の範囲は、0~512 (0x00~0x200) です。FIFO\_ENTRIES\_L は、最下位バイトを含みます。FIFO\_ENTRIES\_H は、2 つの最上位ビットを含みます。FIFO\_ENTRIES\_H のビット[15:10]は未使用です (X=ドント・ケアとして表されます)。

Address: 0x0C, Reset: 0x00, Name: FIFO\_ENTRIES\_L

B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	0	0	0	0	LSB

Address: 0x0D, Reset: 0x00, Name: FIFO\_ENTRIES\_H

B15	B14	B13	B12	B11	B10	B9	B8
X	X	X	X	X	X	MSB	0

## X 軸データ・レジスタ

これら 2 本のレジスタは、符号拡張 (SX) された x 軸加速度データを含みます。XDATA\_L は 8 個の最下位ビット (LSB) を含み、XDATA\_H は 12 ビット値の 4 個の最上位ビット (MSB) を含みます。

符号拡張ビット (B[15:12]、後に続く XDATA\_H ビットマップでは SX として表示) は、MSB (B11) と同じ値を持ちます。

Address: 0x0E, Reset: 0x00, Name: XDATA\_L

B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	0	0	0	0	LSB

Address: 0x0F, Reset: 0x00, Name: XDATA\_H

B15	B14	B13	B12	B11	B10	B9	B8
SX	SX	SX	SX	MSB	0	0	0

## Y 軸データ・レジスタ

これら 2 本のレジスタは、符号拡張 (SX) された y 軸加速度データを含みます。YDATA\_L は 8 個の LSB を含み、YDATA\_H は 12 ビット値の 4 個の MSB を含みます。

符号拡張ビット (B[15:12]、後に続く YDATA\_H ビットマップでは SX として表示) は、MSB (B11) と同じ値を持ちます。

Address: 0x10, Reset: 0x00, Name: YDATA\_L

B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	0	0	0	0	LSB

Address: 0x11, Reset: 0x00, Name: YDATA\_H

B15	B14	B13	B12	B11	B10	B9	B8
SX	SX	SX	SX	MSB	0	0	0

## Z 軸データ・レジスタ

これら 2 本のレジスタは、符号拡張 (SX) された z 軸加速度データを含みます。ZDATA\_L は 8 個の LSB を含み、ZDATA\_H は 12 ビット値の 4 個の MSB を含みます。

符号拡張ビット (B[15:12]、後に続く ZDATA\_H ビットマップでは SX として表示) は、MSB (B11) と同じ値を持ちます。

Address: 0x12, Reset: 0x00, Name: ZDATA\_L

B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	0	0	0	0	LSB

Address: 0x13, Reset: 0x00, Name: ZDATA\_H

B15	B14	B13	B12	B11	B10	B9	B8
SX	SX	SX	SX	MSB	0	0	0

## 温度データ・レジスタ

これら 2 本のレジスタは、符号拡張 (SX) された温度センサー出力データを含みます。TEMP\_L は 8 個の LSB を含み、TEMP\_H は 12 ビット値の 4 個の MSB を含みます。値は符号拡張されているため、TEMP\_H のビット[B15:B12]は、ビット B11 の値に基づいて、オール 0 またはオール 1 です。

符号拡張ビット (B[15:12]、後に続く TEMP\_H ビットマップでは SX として表示) は、MSB (B11) と同じ値を持ちます。

Address: 0x14, Reset: 0x00, Name: TEMP\_L

B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	0	0	0	0	LSB

Address: 0x15, Reset: 0x00, Name: TEMP\_H

B15	B14	B13	B12	B11	B10	B9	B8
SX	SX	SX	SX	MSB	0	0	0

## ソフト・リセット・レジスタ

Address: 0x1F, Reset: 0x00, Name: SOFT\_RESET

このレジスタにコード 0x52 (アスキーまたはユニコードで文字「R」を表す) を書き込むと、すぐに ADXL362 がリセットされます。すべてのレジスタ設定がクリアされ、センサーはスタンバイに置かれます。割込みピンは、高出力インピーダンス・モードに設定され、バス・キーパーによって有効な状態に保持されます。

これは書き込み専用レジスタです。読み出した場合、そのデータは常に 0x00 です。

B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	0	0	0	0	0

## アクティブ閾値レジスタ

アクティブを検出するため、ADXL362 は、12 ビット（符号付き）加速度データの絶対値を 11 ビット（符号なし）THRESH\_ACT 値と比較します。アクティブ検出の詳細については、「モーション検出」を参照してください。

THRESH\_ACT という用語は、8 個の LSB を保持する THRESH\_ACT\_L レジスタと 3 個の MSB を保持する THRESH\_ACT\_H レジスタから構成される、11 ビットの符号なし値を表します。

THRESH\_ACT はコードで設定されます。g の値は、選択された測定範囲設定に依存します。

$$THRESH\_ACT [g] = THRESH\_ACT [codes] / Sensitivity [codes per g]$$

Address: 0x20, Reset: 0x00, Name: THRESH\_ACT\_L

B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	0	0	0	0	0

Address: 0x21, Reset: 0x00, Name: THRESH\_ACT\_H

B15	B14	B13	B12	B11	B10	B9	B8
X	X	X	X	X	MSB	0	0

## アクティブ・タイム・レジスタ

Address: 0x22, Reset: 0x00, Name: TIME\_ACT

アクティブ・タイムは、誤検出モーション・トリガを最小限に抑える信頼性の高いアクティブ検出を実現します。このタイムが使用されると、持続的なモーションだけがアクティブ検出をトリガできます。詳細については、「節電機能」を参照してください。

このレジスタの値は、アクティブ・イベントを検出するために少なくとも 1 軸でアクティブ閾値（THRESH\_ACT によって設定）を上回る必要のある連続したサンプル数です。

時間（単位：秒）は、次式から求められます。

$$Time = TIME\_ACT / ODR$$

ここで、

TIME\_ACT は、このレジスタに設定された値です。

ODR は、FILTER\_CTL レジスタ（アドレス：0x2C）に設定された出力データレートです。

アクティブ時間に 0x00 を設定すると、この時間に 0x01 を設定するのと同じ結果になります。アクティブが検出されるのは、少なくとも 1 軸で 1 個の加速度サンプルのアクティブ閾値（THRESH\_ACT）を上回るときです。

加速度センサーがウェークアップ・モードにあるとき、TIME\_ACT 値は無視され、1 個の加速度サンプルに基づいてアクティブが検出されます。

B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	0	0	0	0	0

## インアクティブ閾値レジスタ

インアクティブを検出するため、12 ビット加速度データの絶対値と 11 ビット（符号なし）THRESH\_INACT 値が比較されます。詳細については、「モーション検出」を参照してください。

THRESH\_INACT という用語は、8 個の LSB を保持する THRESH\_INACT\_L レジスタと 3 個の MSB を保持する THRESH\_INACT\_H レジスタから構成される、11 ビットの符号なし値を表します。

この 11 ビットの符号なし値は、インアクティブ検出のための閾値を設定します。この値（単位：g）は、コードで設定され、選択された測定範囲設定に依存します。

$$THRESH\_INACT [g] = THRESH\_INACT [codes] / Sensitivity [codes per g]$$

Address: 0x23, Reset: 0x00, Name: THRESH\_INACT\_L

B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	0	0	0	0	LSB

Address: 0x24, Reset: 0x00, Name: THRESH\_INACT\_H

B15	B14	B13	B12	B11	B10	B9	B8
X	X	X	X	X	MSB	0	0

## インアクティブ・タイム・レジスタ

これらのレジスタの 16 ビット値は、インアクティブ・イベントを検出するためにすべての軸でインアクティブ閾値（THRESH\_INACT によって設定）を下回る必要のある連続したサンプル数です。

TIME\_INACT\_L レジスタは 16 ビット TIME\_INACT 値の 8 個の LSB を保持し、TIME\_INACT\_H レジスタは 8 個の MSB を保持します。

時間（単位：秒）は次のように計算できます。

$$Time = TIME\_INACT / ODR$$

ここで、

TIME\_INACT は、TIME\_INACT\_L レジスタ（8 個の LSB）と TIME\_INACT\_H レジスタ（8 個の MSB）によって設定された 16 ビット値です。

ODR は、FILTER\_CTL レジスタ（アドレス：0x2C）に設定された出力データレートです。

16 ビット値によって、長いインアクティブ検出時間が可能になります。最大値は 0xFFFF、つまり 65,535 個のサンプルです。最小の出力データレート (12.5 Hz) では、これは約 90 分に等しくなります。この設定では、加速度センサーが 90 分間静止していなければ、そのシステムをスリープ状態にすることはできません。

インアクティブ検出時間に 0x00 を設定すると、この時間に 0x01 を設定するのと同じ結果になります。インアクティブが検出されるのは、全軸において 1 個の加速度サンプルがインアクティブ閾値 (THRESH\_INACT) を下回るときです。

**Address: 0x25, Reset: 0x00, Name: TIME\_INACT\_L**

B7	B6	B5	B4	B3	B2	B1	B0
0	0	0	0	0	0	0	LSB

**Address: 0x26, Reset: 0x00, Name: TIME\_INACT\_H**

B15	B14	B13	B12	B11	B10	B9	B8
MSB	0	0	0	0	0	0	0

## アクティブ/インアクティブ・コントロール・レジスタ

Address: 0x27, Reset: 0x00, Name: ACT\_INACT\_CTL

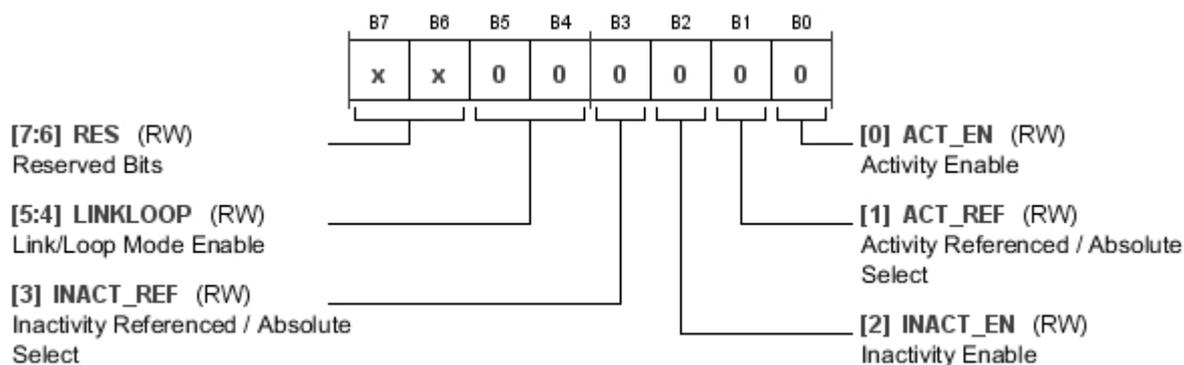


表 13. ACT\_INACT\_CTL のビット説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:6]	UNUSED		未使用ビット	0x0	RW
[5:4]	LINK/LOOP	0X 01 11	デフォルト・モード アクティブ/インアクティブ検出はいずれも有効であり、ホスト・プロセッサが STATUS レジスタを読み出すことによって、その割込み（マッピングされている場合）をアクノレッジする必要があります。自動スリープは、このモードでは無効です。このモードは、自由落下検出アプリケーションに使用します。 リンク・モード アクティブ/インアクティブ検出は、同時に1つだけが有効になるよう、順番にリンクされます。ホスト・プロセッサが STATUS レジスタを読み出すことによって、その割込み（マッピングされている場合）をアクノレッジする必要があります。 ループ・モード アクティブ/インアクティブ検出は、同時に1つだけが有効になるよう、順番にリンクされます。その割込みは内部的にアクノレッジされます（ホスト・プロセッサによる処理は不要です）。 リンク・モードやループ・モードを使用するには、ACT_EN（ビット0）と INACT_EN（ビット2）に1を設定する必要があります。そうでない場合、デフォルト・モードが使用されます。詳細については、「アクティブ/インアクティブ検出のリンク」を参照してください。	0x0	RW
3	INACT_REF		リファレンス/アブソリュート・インアクティブの選択 1=インアクティブ検出機能はリファレンス・モードで動作します。 0=インアクティブ検出機能はアブソリュート・モードで動作します。	0x0	RW
2	INACT_EN		インアクティブ有効 1=インアクティブ（閾値未満）機能を有効にします。	0x0	RW
1	ACT_REF		リファレンス/アブソリュート・アクティブの選択 1=アクティブ検出機能はリファレンス・モードで動作します。 0=アクティブ検出機能はアブソリュート・モードで動作します。	0x0	RW
0	ACT_EN		アクティブ有効 1=アクティブ（閾値超過）機能を有効にします。	0x0	RW

## FIFO コントロール・レジスタ

Address: 0x28, Reset: 0x00, Name: FIFO\_CONTROL

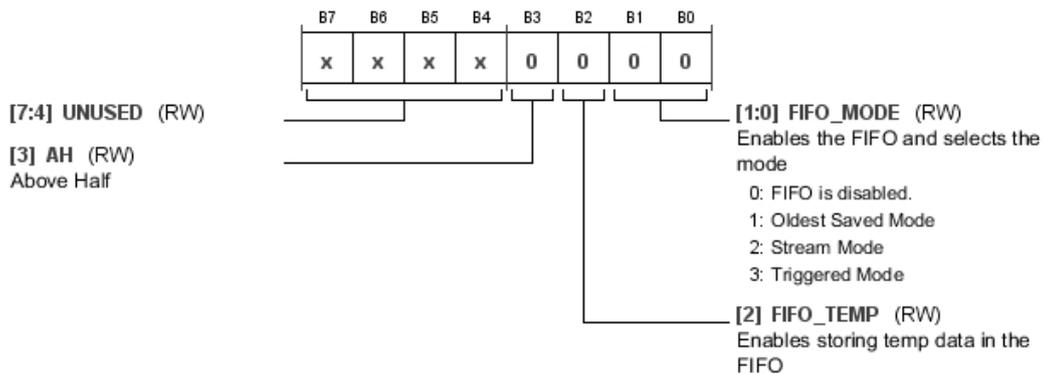


表 14. FIFO\_CONTROL のビット説明

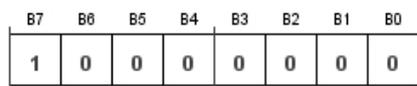
ビット	ビット名	設定	説明	リセット	アクセス
[7:4]	UNUSED		未使用ビット	0x0	RW
3	AH		アバブ・ハーフ このビットは FIFO_SAMPLES レジスタの MSB であり、FIFO は 0~511 の範囲をサンプリングできます。	0x0	RW
2	FIFO_TEMP		温度データを FIFO に保存します。1 = 温度データは、x、y、z 軸の加速度データと一緒に FIFO に保存されます。	0x0	RW
[1:0]	FIFO_MODE	00 01 10 11	FIFO とモード選択を有効にします。 FIFO は無効です。 オールデスト・セーブ・モード ストリーム・モード トリガ・モード	0x0	RW

### FIFO サンプル・レジスタ

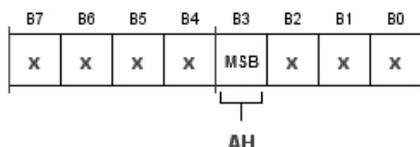
Address: 0x29, Reset: 0x80, Name: FIFO\_SAMPLES

このレジスタの値は、FIFO に保存するサンプルの数を指定します。FIFO\_CONTROL レジスタ (アドレス : 0x28) の AH ビットは、この値の MSB として使用されます。FIFO サンプルの全範囲は 0~511 です。

FIFO ウォーターマーク割込みのトリガを避けるため、このレジスタのデフォルト値は 0x80 です (詳細については、「FIFO ウォーターマーク」を参照)。



AH ビットを示すため、次のビットマップは「FIFO コントロール・レジスタ」から複製しています。



Address: 0x2A, Reset: 0x00, Name: INTMAP1

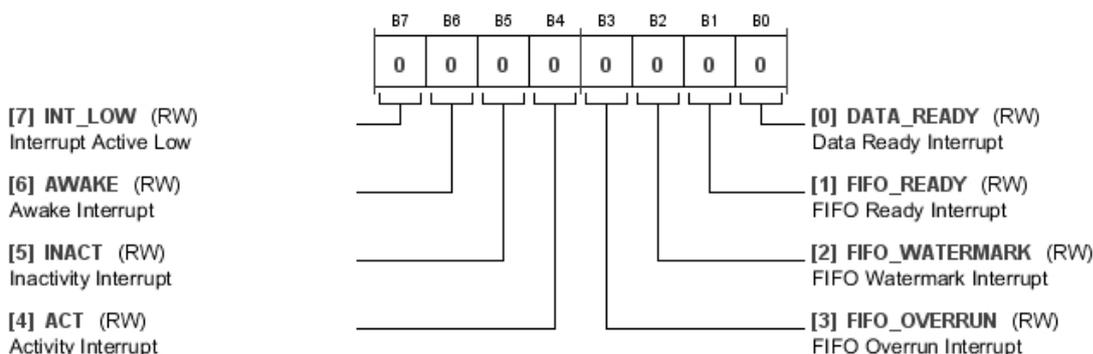


表 15. INTMAP1 のビット説明

ビット	ビット名	設定	説明	リセット	アクセス
7	INT_LOW		1 = INT1 ピンはアクティブ・ロー	0x0	RW
6	AWAKE		1 = アウェイク・ビットを INT1 ピンにアサイン	0x0	RW
5	INACT		1 = インアクティビティ・ビットを INT1 ピンにアサイン	0x0	RW
4	ACT		1 = アクティビティ・ビットを INT1 ピンにアサイン	0x0	RW
3	FIFO_OVERRUN		1 = FIFO オーバーラン・ビットを INT1 ピンにアサイン	0x0	RW
2	FIFO_WATERMARK		1 = FIFO ウォーターマーク・ビットを INT1 ピンにアサイン	0x0	RW
1	FIFO_READY		1 = FIFO レディー・ビットを INT1 ピンにアサイン	0x0	RW
0	DATA_READY		1 = データ・レディー・ビットを INT1 ピンにアサイン	0x0	RW

Address: 0x2B, Reset: 0x00, Name: INTMAP2

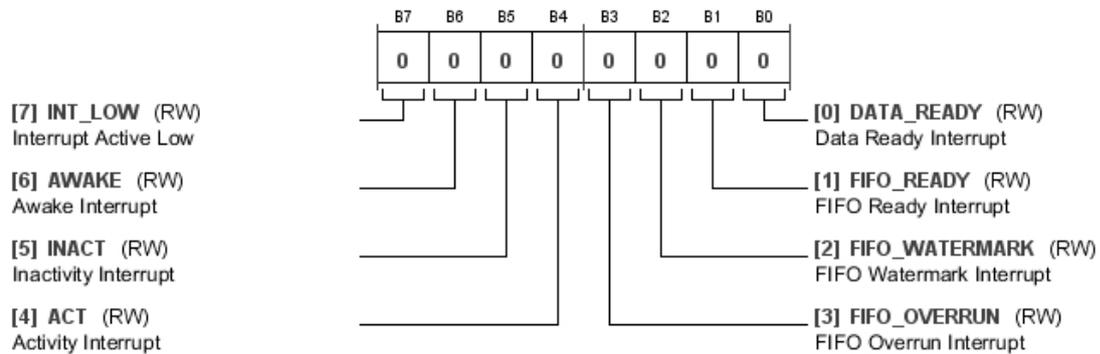


表 16. INTMAP2 のビット説明

ビット	ビット名	設定	説明	リセット	アクセス
7	INT_LOW		1 = INT2 ピンはアクティブ・ロー	0x0	RW
6	AWAKE		1 = アウェイク・ビットを INT2 ピンにアサイン	0x0	RW
5	INACT		1 = インアクティビティ・ビットを INT2 ピンにアサイン	0x0	RW
4	ACT		1 = アクティビティ・ビットを INT2 ピンにアサイン	0x0	RW
3	FIFO_OVERRUN		1 = FIFO オーバーラン・ビットを INT2 ピンにアサイン	0x0	RW
2	FIFO_WATERMARK		1 = FIFO ウォーターマーク・ビットを INT2 ピンにアサイン	0x0	RW
1	FIFO_READY		1 = FIFO レディー・ビットを INT2 ピンにアサイン	0x0	RW
0	DATA_READY		1 = データ・レディー・ビットを INT2 ピンにアサイン	0x0	RW

フィルタ・コントロール・レジスタ

Address: 0x2C, Reset: 0x13, Name: FILTER\_CTL

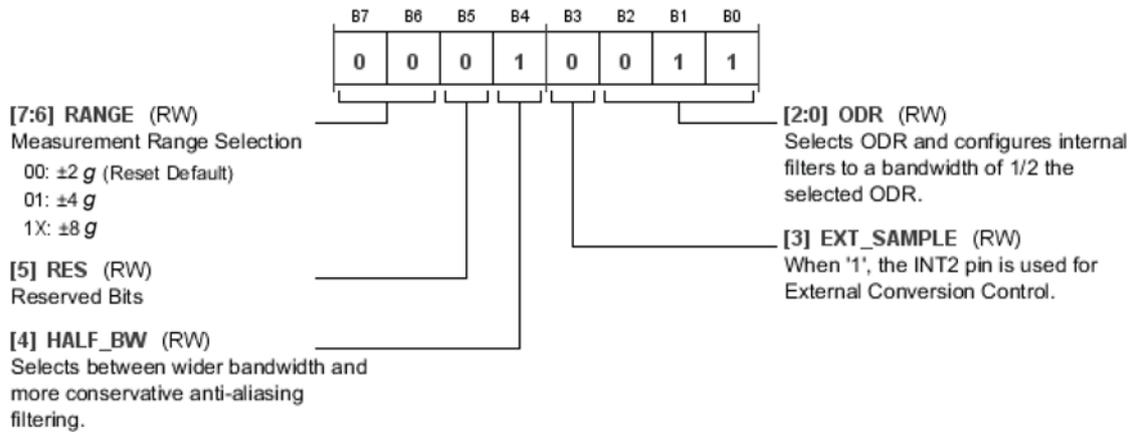


表 17. FILTER\_CTL のビット説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:6]	RANGE	00 01 1X	測定範囲の選択 $\pm 2 g$ (リセットのデフォルト) $\pm 4 g$ $\pm 8 g$	0x0	RW
5	RES		予備	0x0	RW
4	HALF_BW		狭帯域幅。詳細は「アンチエイリアシング」を参照してください。 1 = アンチエイリアス・フィルタの帯域幅を出力データレート (ODR) の $\frac{1}{4}$ と、より狭く設定したフィルタ処理を実現します。 0 = フィルタの帯域幅を ODR の $\frac{1}{2}$ に設定して、より広い帯域幅を実現します。	0x1	
3	EXT_SAMPLE		外部サンプリング・トリガ。1 = INT2 ピンは、外部変換のタイミング・コントロールに使用されます。詳細については、「同期データ・サンプリングの使い方」を参照してください。	0x0	RW
[2:0]	ODR	000 001 010 011 100 101...111	出力データレート。ODR を選択し、HALF_BW ビットの設定に応じて、内部フィルタを選択された ODR の $\frac{1}{2}$ または $\frac{1}{4}$ の帯域幅に設定します。 12.5 Hz 25 Hz 50 Hz 100 Hz (リセットのデフォルト) 200 Hz 400 Hz	0x011	RW

## パワー・コントロール・レジスタ

Address: 0x2D, Reset: 0x00, Name: POWER\_CTL

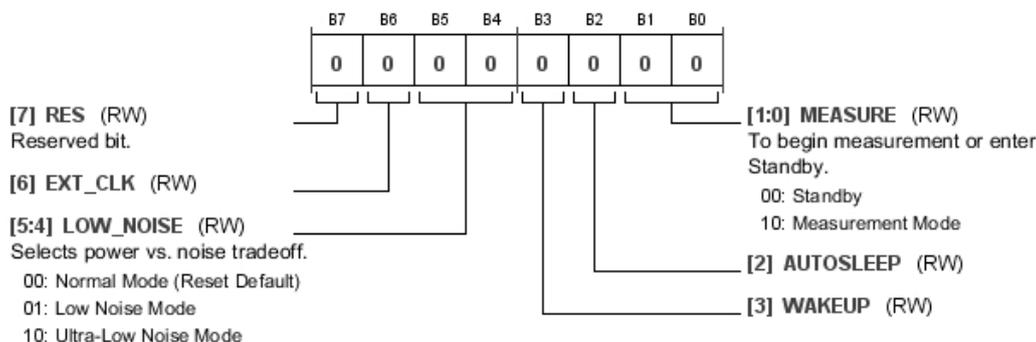


表 18. POWER\_CTL のビット説明

ビット	ビット名	設定	説明	リセット	アクセス
7	Reserved		予備	0x0	RW
6	EXT_CLK		外部クロック。詳細は「外部クロックの使い方」を参照してください。 1=加速度センサーは、INT1 ピンに供給される外部クロックで動作します。	0x0	RW
[5:4]	LOW_NOISE	00 01 10 11	電力 対 ノイズのトレードオフを選択します。 通常動作 (リセットのデフォルト) 低ノイズ・モード 超低ノイズ・モード 予備	0x0	RW
3	WAKEUP		ウェイクアップ・モード。ウェイクアップ・モードの詳細については、「動作モード」を参照してください。 1=デバイスは、ウェイクアップ・モードで動作します。	0x0	RW
2	AUTOSLEEP		自動スリープ。自動スリープを有効にするには、アクティブ/インアクティブ検出はリンク・モードまたはループ・モード (ACT_INACT_CTL レジスタの LINK/LOOP ビット) である必要があります。そうでない場合、このビットは無視されます。詳細については、「モーション検出」を参照してください。 1=スリープは有効であり、デバイスはインアクティブの検出と同時に自動的にウェイクアップ・モードに入ります。	0x0	RW
[1:0]	MEASURE	00 01 10 11	測定モードまたはスタンバイを選択します。 スタンバイ 予備 測定モード 予備	0x0	RW

## セルフテスト・レジスタ

Address: 0x2E, Reset: 0x00, Name: SELF\_TEST

セルフテスト機能の動作については、「セルフテスト」を参照してください。また、この機能の使い方のガイドラインについては、「セルフテストの使い方」を参照してください。

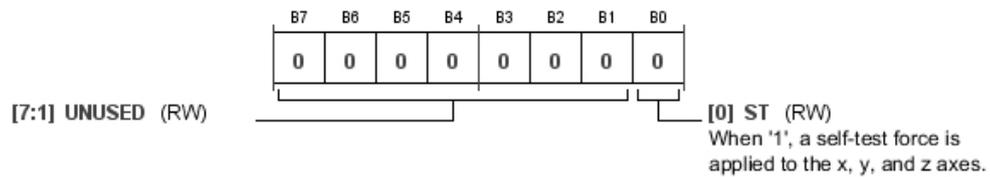


表 19. SELF\_TEST のビット説明

ビット	ビット名	設定	説明	リセット	アクセス
[7:1]	UNUSED			0x0	RW
0	ST		セルフテスト 1 = x、y、および z 軸にセルフテストを印加	0x0	RW

## アプリケーション情報

### アプリケーション例

ここでは、いくつかのアプリケーション回路を取り上げ、ADXL362の便利な機能を明らかにします。

### デバイスの設定

ここでは、デバイスを設定してデータを収集する手順の概要を説明します。一般に、この手順はレジスタ・マップの順序に従い、レジスタ 0x20 (THRESH\_ACT\_L) から始まります。

1. アクティブ/インアクティブの閾値とタイマを設定します。
  - a. レジスタ 0x20~0x26 に書き込みます。
  - b. 誤検出モーション・トリガを最小限に抑えるため、TIME\_ACT レジスタに 1 より大きな値を設定します。
2. アクティブ/インアクティブ機能を設定します。
  - a. レジスタ 0x27 に書き込みます。
3. FIFO を設定します。
  - a. レジスタ 0x28 とレジスタ 0x29 に書き込みます。
4. 割り込みをマッピングします。
  - a. レジスタ 0x2A とレジスタ 0x2B に書き込みます。
5. 一般的なデバイス設定を行います。
  - a. レジスタ 0x2C に書き込みます。
6. 測定をオンにします。
  - a. レジスタ 0x2D に書き込みます。

各レジスタの設定は、アプリケーション条件によって変化します。詳細については、「レジスタの詳細」を参照してください。

### 自律的モーション・スイッチ

ADXL362 は、自律的モーション・スイッチとしての使用に最適です。ここに説明する例では、一度設定すれば、ホスト・プロセッサの介入なしにシステムの消費電力をインテリジェントに管理するスイッチを構成します。この例では、INT2 ピンにマッピングされたアウェーク信号が、ADP195 などのハイサイド・パワー・スイッチを駆動して、後段回路への電力を制御します。

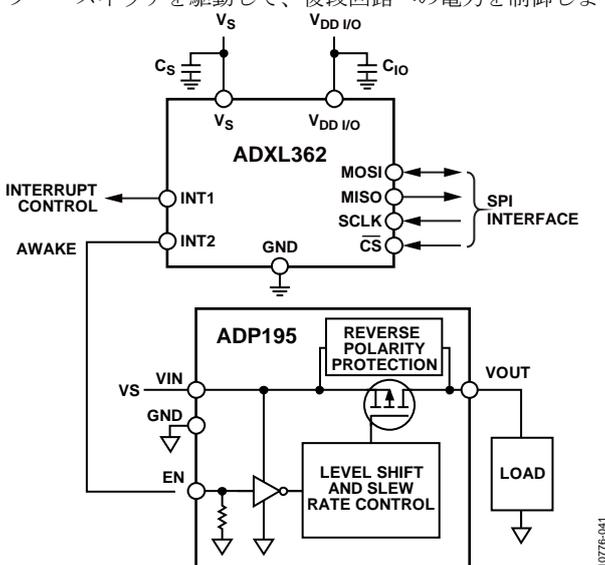


図 43. 後段回路への電力を制御するアウェーク信号

### スタートアップ・ルーチン

このルーチンは、 $\pm 2g$  の測定範囲とウェークアップ・モードでの動作を想定します。

1. レジスタ 0x20 に 10 進 250 (0xFA) を書き込み、レジスタ 0x21 に 0 を書き込むと、アクティブ閾値が 250 mg に設定されます。
2. レジスタ 0x23 に 10 進 150 (0x96) を書き込み、レジスタ 0x24 に 0 を書き込むと、インアクティブ閾値が 150 mg に設定されます。
3. レジスタ 0x25 に 10 進 30 (0x1E) を書き込むと、インアクティブ・タイマが 30 サンプル (およそ 5 秒) に設定されます。
4. レジスタ 0x27 に 0x3F を書き込むと、モーション検出がグループ・モードに設定され、基準アクティブ/インアクティブ検出が有効になります。
5. レジスタ 0x2B に 0x40 を書き込み、AWAKE ビットを INT2 にマッピングします。INT2 ピンはスイッチのゲートに接続されます。
6. レジスタ 0x2D に 0x0A を書き込むと、測定がウェークアップ・モードで開始されます。

### 外部タイミング・トリガの使い方

図 44 は、INT1 ピンを外部クロック用の入力として使用するためのアプリケーション図を示します。このモードでは、出力データレートや帯域幅など、すべての加速度センサー・タイミングは外部クロックによって決定されます。

この機能を有効にするには、所望のスタートアップ・ルーチンの最後に、POWER\_CTL レジスタのビット 6 をセットします。たとえば、外部クロックの使用を有効にし、加速度センサーを測定モードにするには、このレジスタに 0x42 を書き込みます。

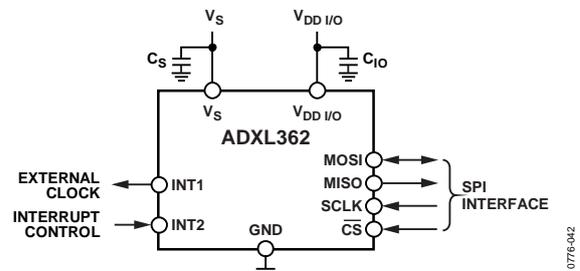


図 44. 外部クロック用の入力としての INT1 ピン

図 45 は、INT2 ピンを同期サンプリング用のトリガとして使用するためのアプリケーション図です。加速度サンプルは、このトリガが起動されるたびに生成されます。この機能を有効にするには、所望のスタートアップ・ルーチンの最後近くで、FILTER\_CTL レジスタのビット 3 をセットします。たとえば、トリガを有効にし、加速度センサーを  $\pm 8g$  の測定範囲と 100 Hz の ODR 用に設定するには、このレジスタに 0x4B を書き込みます。

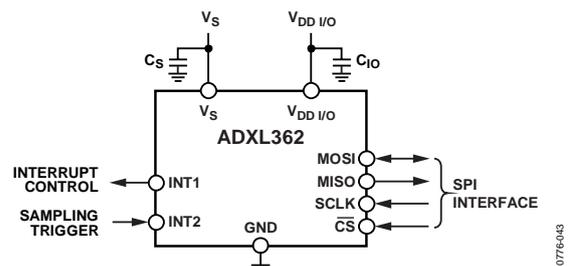


図 45. INT2 ピンによる同期サンプリングのトリガ

### 例：自由落下検出の実装

多くのデジタル出力加速度センサーは、自由落下検出機能を内蔵しています。ADXL362では、インアクティブ割込みを使用してこの機能を実装します。

物体が真の自由落下状態のとき、すべての軸で加速度は0gです。したがって、自由落下検出を行うには、すべての軸で加速度が一定の時間にわたって特定の閾値（およそ0g）を下回るかどうかを確認します。インアクティブ検出機能をアップソリュート・モードで使用するの、まさにこのためです。

インアクティブを使用して自由落下検出を実現するには、THRESH\_INACTの値に所望の自由落下閾値を設定します。推奨される値は300mg~600mgです。これらの値に対するレジスタ設定は、デバイスのg範囲設定に基づいて次のように変化します。

$$\text{THRESH\_INACT} = \text{Threshold Value [g]} \times \text{Scale Factor [LSB per g]}$$

自由落下状態を生成するためにすべての軸の加速度が自由落下閾値を下回る必要のある最小時間を実装するには、TIME\_INACTに値を設定します。100ms~350msの値を推奨します。このためのレジスタ設定は、出力データレートに基づいて変化します。

$$\text{TIME\_INACT} = \text{Time [sec]} \times \text{Data Rate [Hz]}$$

自由落下状態が検出されると、インアクティブ・ステータスに1が設定されます。そして、この機能が割込みピンにマッピングされている場合、そのピンにインアクティブ割込みがトリガされます。

### スタートアップ・ルーチン

次のスタートアップ・ルーチンは、ADXL362を代表的な自由落下アプリケーション向けに設定します。このルーチンは、±8gの測定範囲と100Hzの出力データレートを想定します。閾値とタイミング値は、アプリケーション要求に合わせて変更できます。

1. レジスタ0x23に0x58（150コード）書き込むと、自由落下閾値に600mgが設定されます。
2. レジスタ0x25に0x03を書き込むと、自由落下時間に30msが設定されます。
3. レジスタ0x27に0x0Cを書き込むと、絶対インアクティブ検出が有効になります。
4. レジスタ0x2Aまたはレジスタ0x2Bに0x20を書き込んで、それぞれ、INT1またはINT2にインアクティブ割込みをマッピングします。
5. レジスタ0x2Cに0x83を書き込むと、加速度センサーが±8g範囲、100Hz ODR（出力データレート）に設定されます。
6. レジスタ0x2Dに0x02を書き込むと測定が開始されます。

転倒検出アプリケーションの実装については、AN-1023アプリケーション・ノート『3軸加速度センサーADXL345による転倒検出アプリケーション』を参照してください。

## 電源

### 電源のデカップリング

図46は、ADXL362とともに使用することが推奨されるバイパス・コンデンサを示します。

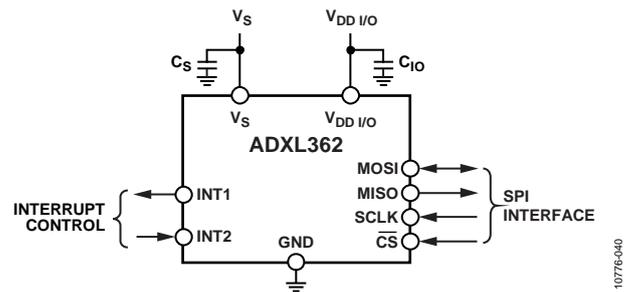


図46. 推奨されるバイパス・コンデンサ

V<sub>S</sub>の0.1μFセラミック・コンデンサ（C<sub>S</sub>）とV<sub>DD I/O</sub>の0.1μFセラミック・コンデンサ（C<sub>IO</sub>）をADXL362の電源ピンのできるだけ近くに配置して、電源上のノイズから加速度センサーを十分にデカップリングすることを推奨します。また、V<sub>S</sub>電源でのデジタル・クロック・ノイズを最小限に抑えるため、V<sub>S</sub>とV<sub>DD I/O</sub>を別電源にすることを推奨します。これが不可能な場合は、電源にフィルタを追加しなければならないことがあります。

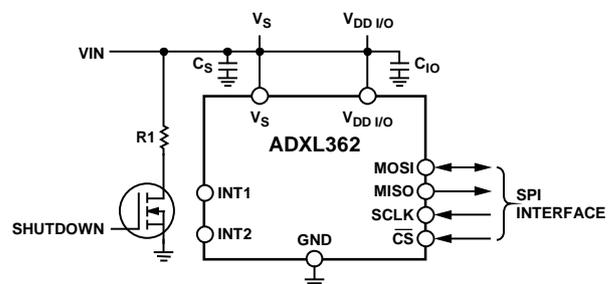
それ以上のデカップリングが必要な場合、100Ω以下の抵抗かフェライト・ビーズをV<sub>S</sub>と直列に挿入します。さらに、V<sub>S</sub>に1μFタンタル・コンデンサと並列に0.1μFセラミック・コンデンサを設置すると、さらにノイズを改善することができます。

グラウンドから伝わるノイズには、V<sub>S</sub>からのノイズと同じような影響があるため、ADXL362のグラウンドから電源グラウンドへの接続は必ず低インピーダンスになるようにしてください。

### 電源条件

ADXL362は、1.8V~3.3Vの電源レール電圧を使って動作するように設計されています。表1に規定する動作電圧範囲（VS）は、電源の誤差と最大±10%の過渡電圧を考慮して1.6V~3.5Vになっています。

ADXL362は、特別なスタートアップ過渡電圧特性を必要としませんが、常に0Vからスタートアップする必要があります。デバイスの動作中にADXL362から電源を切り離れたとき、または動作電圧範囲を下回ったとき、電源（V<sub>S</sub>、V<sub>DD I/O</sub>、すべてのバイパス・コンデンサ）が完全に放電した後、電源を再接続する必要があります。電源の放電を可能にするため、マイクロコントローラGPIOから電源を供給するか、シャットダウン放電スイッチを電源に接続するか（図47）、またはADP160のようなシャットダウン放電機能を持つ電圧レギュレータを使用することが推奨されます。



注

1. ADXL362の電源電圧が規定の動作範囲を下回った場合は、その都度ADXL362の電源を完全に放電させる必要があります。シャットダウン・スイッチは電源を放電させる1つの方法です。

図47. ADXL362の電源を放電させるスイッチの使用

## FIFO モード

FIFO は、512 サンプルのメモリ・バッファであり、節電、ホスト・プロセッサの負荷軽減、データの自律的な記録のために使用できます。

512 個の FIFO サンプルは、次のいずれかの方法で割り当てられます。

- 170 サンプル・セットの同時 3 軸データ、または
- 128 サンプル・セットの同時 3 軸データと温度データ

FIFO は、ここで説明する 4 つのモードのいずれかで動作します。

### FIFO 無効化

FIFO が無効にされると、データは FIFO に保存されず、すでに保存されていたデータはクリアされます。

FIFO を無効にするには、FIFO\_CONTROL レジスタ (アドレス : 0x28) の FIFO\_MODE ビットにバイナリ値 0b00 を設定します。

### オールデスト・セーブ・モード

オールデスト・セーブ・モードでは、FIFO は、満杯になるまでデータを蓄積してから、停止します。追加のデータが収集されるのは、FIFO バッファからサンプルを読み出してスペースが利用可能になったときだけです。(この動作モードは、「ファースト N」と呼ばれることもあります)。

FIFO をオールデスト・セーブ・モードにするには、FIFO\_CONTROL レジスタ (アドレス : 0x28) の FIFO\_MODE ビットにバイナリ値 0b01 を設定します。

### ストリーム・モード

ストリーム・モードでは、FIFO には常に最も新しいデータが残されています。新しいサンプル用のスペースが必要になると、最も古いサンプルが捨てられます。(この動作モードは、「ラスト N」と呼ばれることもあります)。

ストリーム・モードは、ホスト・プロセッサの負荷を軽減するのに便利です。データが FIFO に収集されている間、プロセッサは他のタスクを処理することができます。FIFO が特定のサンプル数 (FIFO\_CONTROL レジスタの AH ビットと FIFO\_SAMPLES レジスタによって指定) までフィルされると、FIFO ウォーターマーク割込みがトリガされます (この割込みが有効な場合)。この時点で、ホスト・プロセッサは、FIFO 全体の内容を読み出し、FIFO が再びフィルされたら他のタスクに戻ることができます。

FIFO をストリーム・モードにするには、FIFO\_CONTROL レジスタ (アドレス : 0x28) の FIFO\_MODE ビットにバイナリ値 0b10 を設定します。

### トリガ・モード

トリガ・モードでは、FIFO は、アクティブ検出イベントの周辺のサンプルを保存します。この動作は、オシロスコープでのワンタイム実行トリガに似ています。アクティブ・イベントより前に保存されるサンプルの数は、FIFO\_CONTROL レジスタ (アドレス : 0x28) の AH ビットと FIFO\_SAMPLES レジスタ (アドレス : 0x29) で指定されます。

FIFO をトリガ・モードにするには、FIFO\_CONTROL レジスタ (アドレス : 0x28) の FIFO\_MODE ビットにバイナリ値 0b11 を設定します。

## FIFO 設定

FIFO は、レジスタ 0x28 とレジスタ 0x29 によって設定されます。設定の詳細については、「FIFO コントロール・レジスタ」を参照してください。

### FIFO 割込み

FIFO は、割込みを生成することによって、サンプルがいつ使用可能になるか、指定した数のサンプルがいつ収集されたか、FIFO がいつオーバーフローしてサンプルが失われたかを示すことができます。詳細については、「FIFO 割込みの使い方」を参照してください。

### FIFO からのデータ取出し

FIFO データは、「SPI コマンド」で説明した FIFO 読出しコマンドを発行して読み出されます。データは、表 20 に示されるように、16 ビット値としてフォーマットされます。

データを読み出すとき、最下位バイト (ビット[B7:B0]) が最初に読み出され、その後に最上位バイト (ビット[B15:B8]) が続きます。ビット[B11:B0]は、12 ビットの 2 の補数で加速度または温度データを表します。表 20 に示すように、ビット[B13:B12]は符号拡張ビットであり、ビット[B15:B14]はデータの型を示します。

表 20. FIFO バッファのデータ・フォーマット

B15	B14	B13	B12	B11	B10	B9	B8
Data Type:		Sign Extension		MSB	Data		
00: X-Axis							
01: Y-Axis							
10: Z-Axis							
11: Temp							

B7	B6	B5	B4	B3	B2	B1	B0
Data							LSB

データ・フォーマットは 16 ビットであるため、データは、一度に 2 バイトずつ FIFO から読み出す必要があります。複数バイト読出しが実行される時、読み出されるバイト数は、常に偶数にしてください。FIFO データの複数バイト読出しは、読み出されるバイト数の制限なしに実行できます。FIFO が空になった後で新たなバイトが読み出された場合、新たなバイトのデータは 0x00 と解釈されます。

各サンプル・セットが収集される時、次の順序で FIFO に書き込まれます。

- X 軸
- Y 軸
- Z 軸
- 温度 (オプション)

このパターンは、FIFO が満杯になるまで繰り返され、満杯になった時点での動作は、FIFO モードに依存します (「FIFO」を参照)。FIFO のスペースが 4 つのデータ・エン트리 (温度が保存されていない場合は 3 つのエン트리) に対して不足している場合、不完全なサンプル・セットが保存されることがあります。

FIFO データは、データ単位で出力されます。各データ・アイテムが読み出されると、スタック内で同じ量のスペースが解放されます。これも、FIFO 内に不完全なサンプル・セットが存在する原因になることがあります。

そのほかのシステム・レベルの FIFO アプリケーションについては、AN-1025 アプリケーション・ノート『アナログ・デバイセズのデジタル加速度センサーに内蔵された先入れ、先出し (FIFO) バッファの利用』を参照してください。

## 割込み

ADXL362 の内蔵機能のいくつかは、割込みをトリガして特定のステータス条件をホスト・プロセッサに報告することができます。ここでは、これらの割込みの機能を説明します。

### 割込みピン

割込みは、INTMAP1 レジスタと INTMAP2 レジスタの適切なビットをセットすることによって、それぞれ、2 本の指定された出力ピン (INT1 と INT2) のいずれか (あるいは両方) にマッピングすることができます。すべての機能は同時に使用することができます。複数の割込みが 1 本のピンにマッピングされた場合、ピンのステータスは、割込みの OR 組み合わせによって決まります。

割込みピンに機能がマッピングされていない場合、そのピンは自動的に高インピーダンス (high-Z) 状態に設定されます。ピンは、リセット時にも高インピーダンス状態に置かれます。

特定のステータス条件が検出されると、その条件がマッピングされているピンがアクティブになります。ピンの設定は、デフォルト

表 21. 割り込みピンデジタル出力

Parameter	Test Conditions	Limit <sup>1</sup>		Unit
		Min	Max	
Digital Output				
Low Level Output Voltage ( $V_{OL}$ )	$I_{OL} = 500 \mu A$		$0.2 \times V_{DDIO}$	V
High Level Output Voltage ( $V_{OH}$ )	$I_{OH} = -300 \mu A$	$0.8 \times V_{DDIO}$		V
Low Level Output Current ( $I_{OL}$ )	$V_{OL} = V_{OL, max}$	500		$\mu A$
High Level Output Current ( $I_{OH}$ )	$V_{OH} = V_{OH, min}$		-300	$\mu A$

<sup>1</sup> 設計に基づく仕様であり、出荷テストは行っていません。

トでアクティブ・ハイであるため、アクティブになると、ピンはハイレベルになります。しかし、INTMAPx レジスタの INT\_LOW ビットをセットすることによって、この設定はアクティブ・ローに切り替えられます。

INT ピンをホスト・プロセッサの割込み入力に接続すると、割込みは割込みルーチンによって対応されることがあります。同じピンに複数の機能をマッピングできるため、STATUS レジスタを使用して、割込みをトリガした条件を判定することができます。

割込みをクリアするには、次のいずれかの方法を使用します。

- STATUS レジスタ (アドレス: 0x0B) を読み出すと、アクティブ/インアクティブ割込みがクリアされます。
- データ・レジスタからの読出し。アドレス 0x08~0x0A またはアドレス 0x0E~0x15 は、データ・レディ割込みをクリアします。
- FIFO バッファから十分なデータを読み出して、割込み条件がもはや満足されないようになると、FIFO レディ、FIFO ウォーターマーク、FIFO オーバーランの各割込みがクリアされます。

2本の割込みピンは、プッシュプル/低インピーダンス・ピンであり、約500  $\Omega$  (typ) の出力インピーダンスと、表 21 に示すデジタル出力仕様を備えています。これらのピンのバス・キーパーは、ピンが高インピーダンス・モードのときに有効なロジック状態に保持します。

設定中に割込みが誤ってトリガされるのを防ぐため、閾値、タイミング、その他の値の設定中には、割込みを無効にしてください。

### 割込みピンの代替機能

INT1 ピンと INT2 ピンは、割込みを通知する代わりに、入力ピンとしても設定できます。POWER\_CTL レジスタ (アドレス: 0x2D) の EXT\_CLK ビット (ビット 6) がセットされると、INT1 は外部クロック入力として使用されます。FILTER\_CTL レジスタ (アドレス: 0x2C) の EXT\_SAMPLE ビット (ビット 3) がセットされると、INT2 は同期サンプリング用のトリガ入力として使用されます。これらの代替機能の一方または両方は、同時に使用できます。しかし、割込みピンがその代替機能に使用された場合、割込みの通知という、その主要機能に同時に使用することはできません。

外部クロッキングとデータ同期については、「アプリケーション情報」を参照してください。

### アクティブ/インアクティブ割込み

STATUS レジスタの ACT ビット (ビット 4) と INACT ビット (ビット 5) は、それぞれ、アクティブとインアクティブが検出されたときにセットされます。検出の手順と基準については、「モーション検出」を参照してください。

### データ・レディ割込み

DATA\_READY ビット (ビット 0) は、新しい有効なデータが使用可能になるとセットされ、新しいデータが使用できなくなるとクリアされます。

いずれかのデータ・レジスタ (アドレス: 0x08~0x0A および 0x0E~0x15) の読出し中には、DATA\_READY ビットはセットされません。レジスタ読出しより前に DATA\_READY=0 であり、レジスタ読出し中に新しいデータが使用可能になった場合、DATA\_READY は、読出しが完了するまで 0 のままで、完了したときにのみ 1 に設定されます。

レジスタ読出しより前に DATA\_READY=1 である場合、これはレジスタ読出しの開始時にクリアされます。

レジスタ読出しより前に DATA\_READY=1 であり、レジスタ読出し中に新しいデータが使用可能になった場合、DATA\_READY は、レジスタ読出しの開始時に 0 にクリアされ、読出し中には 0 のままです。読出しが完了すると、DATA\_READY は 1 に設定されます。

### FIFO 割込みの使い方

#### FIFO ウォーターマーク

FIFO に保存されたサンプルの数が、FIFO\_CONTROL レジスタの AH ビット (ビット 3、アドレス: 0x28) と FIFO\_SAMPLES レジスタ (アドレス: 0x29) で指定された値以上になると、FIFO\_WATERMARK ビット (ビット 2) がセットされます。FIFO から十分なサンプルが読み出され、残りのサンプル数が指定された値を下回るとき、FIFO\_WATERMARK ビットは自動的にクリアされます。

FIFO サンプルの数が 0 に設定された場合、FIFO ウォーターマーク割込みが設定されます。この割込みが不意にトリガされるのを避けるため、FIFO\_SAMPLES レジスタのデフォルト値は 0x80 です。

#### FIFO レディ

FIFO 出力バッファ内に有効なサンプルが 1 個以上あるとき、FIFO\_READY ビット (ビット 1) がセットされます。FIFO 内に有効なデータがないとき、このビットはクリアされます。

### オーバーラン

FIFO がオーバーランまたはオーバーフローして、新しいデータが未読データに取って代わったとき、FIFO\_OVERRUN ビット (ビット 3) がセットされます。これは、FIFO が満杯の状態からまだ空になっていないこと、または遅い SPI トランザクションによってクロック誤差が生じたことを示す場合があります。FIFO がオールデスト・セーブ・モードに設定された場合、オーバーラン・イベントは、新しいサンプルに使用できるスペースが不足していることを示します。

FIFO の内容が読み出されると、FIFO\_OVERRUN ビットは自動的にクリアされます。同様に、FIFO が無効にされると、FIFO\_OVERRUN ビットはクリアされます。

### 同期データ・サンプリングの使い方

ADXL362 は、正確に時間調整された加速度測定を必要とするアプリケーション用に、加速度サンプリングを外部トリガに同期させるオプションを備えています。FILTER\_CTL レジスタ (アドレス: 0x2C) の EXT\_SAMPLE ビット (ビット 3) によって、この機能が有効にされます。EXT\_SAMPLE ビットが 1 に設定されると、INT2 ピンは、同期トリガ入力として使用されるよう、自動的に再設定されます。

外部トリガが有効なとき、システム設計者はサンプリング周波数がシステム条件を満たすかどうかを確認しなければなりません。サンプリング頻度が低すぎると、エイリアシングを引き起こします。ノイズは、オーバーサンプリングによって低減できます。しかし、サンプリング周波数が高すぎると、加速度センサーが加速度データを処理し、有効なデジタル出力に変換するための時間が足りなくなる場合もあります。

ナイキスト基準が満たされると、シグナル・インテグリティが維持されます。ADXL362 にはアンチエイリアス・フィルタが内蔵されており、シグナル・インテグリティを確保するために活用できます。エイリアシングを防ぐため、フィルタ帯域幅は、サンプリング・レートの $\frac{1}{2}$ 以下の周波数に設定します。たとえば、100 Hz でサンプリングするとき、フィルタ極は 50 Hz 以下に設定します。フィルタ極は、FILTER\_CTL レジスタ (アドレス: 0x2C) の ODR ビットによって設定されます。フィルタ帯域幅は、ODR の $\frac{1}{2}$ に設定され、これらのビットによって設定されます。たとえ ODR が無視されても (データレートが外部トリガによって設定されるため)、フィルタは依然として指定された帯域幅で適用されます。

内部的なタイミング条件のため、INT2 ピンに加えられるトリガ信号は、以下の基準を満たす必要があります。

- トリガ信号はアクティブ・ハイです。
- トリガ信号のパルス幅は、25  $\mu$ s 以上である必要があります。
- トリガは、再アサートの前に、25  $\mu$ s 以上にわたってアサート解除される必要があります。
- サポートされる最大サンプリング周波数は、625 Hz (typ) です。
- 最小サンプリング周波数は、システム条件によってのみ設定されます。サンプルを最小レートでポーリングする必要はありません。しかし、アンチエイリアス・フィルタによって設定された帯域幅よりも低いレートでサンプルがポーリングされた場合、エイリアシングが発生することがあります。

## 外部クロックの使い方

ADXL362 に内蔵されているクロックは、デフォルトで、クロック駆動される内部動作に使用されます。必要であれば、外部クロックを提供して使用することができます。

外部クロックを使用するには、POWER\_CTL レジスタ（アドレス：0x2D）の EXT\_CLK ビット（ビット 6）をセットする必要があります。このビットをセットすると、INT1 ピンは、クロックを供給できる入力ピンに再設定されます。外部クロックは、51.2 kHz 以下で動作する必要があります。詳細は「外部クロック」を参照してください。

## セルフテストの使い方

「セルフテスト」で説明したセルフテスト機能は、SELF\_TEST レジスタ（アドレス：0x2E）の ST ビットによって有効にされます。セルフテスト機能を使用するには、以下の手順を推奨します。

1. x、y、z 軸の加速度データを読み出します。
2. SELF\_TEST レジスタ（アドレス：0x2E）の ST ビットをセットすることによって、セルフテストをアサートします。
3. 出力がその新しい値にセトリングするまで、1/ODR だけ待機します。
4. x、y、z 軸の加速度データを読み出します。
5. ステップ 1 からの値と比較し、感度を乗算することによって、その差を LSB から mg に変換します。観察された差が表 1 に示すセルフテストの出力変化仕様に乗る場合、デバイスはセルフテストに合格し、使用可能であると考えられます。
6. SELF\_TEST レジスタ（アドレス：0x2E）の ST ビットをクリアしてセルフテストをアサート解除します。

セルフテストの出力変化仕様は、 $V_S = 2.0\text{ V}$  の場合に対して与えられます。静電気力は  $V_S^2$  に比例し、デバイスの感度は  $V_S$  に対してレシオメトリックであるため、出力変化は  $V_S$  によって変動します。表 22 に示すスケール係数を使用して、さまざまな電源電圧 ( $V_S$ ) に対して想定されるセルフテストの出力限度を調整することができます。

なお、高い電圧では、セルフテストでの差分が  $1\text{ g}$  を上回ることがあります。1 本の軸が重力による  $1\text{ g}$  を受けている状態で測定が行われ、加速度センサーが  $\pm 2\text{ g}$  の測定範囲に設定されている場合、重力場に合わせた軸は  $2\text{ g}$  に到達することがあり、その出力はクリップ（そのフルスケール値に飽和）します。これを緩和するため、セルフテストは、y 軸を重力に合わせるか（y 軸のセルフテスト出力変化は負）、加速度センサーを  $\pm 4\text{ g}$  または  $\pm 8\text{ g}$  の測定範囲に設定した状態で測定することができます。

表 22. さまざまな電源電圧 ( $V_S$ ) に対するセルフテストの出力スケール係数

電源電圧 $V_S$ (V)	セルフテスト出力スケール係数
1.6	0.62
2.0	1.0
2.5	1.6
3.0	2.4
3.5	3.4

## 2.0 V 以外の電圧での動作

ADXL362 は、 $V_S = 2.0\text{ V}$  の電源電圧でテストおよび仕様規定されていますが、 $3.3\text{ V}$  公称 ( $3.5\text{ V max}$ ) または  $1.8\text{ V}$  公称 ( $1.6\text{ V min}$ ) という広範囲の  $V_S$  でも駆動できます。電源電圧が変化すると、電源電流（図 30 を参照）、ノイズ（表 7 と表 8 を参照）、オフセット、感度、セルフテストの出力変化（表 22 を参照）など、いくつかの性能パラメータが変化します。

図 48 は、さまざまな電源電圧による  $0\text{ g}$  オフセットへの影響を示します。この図のデータは、 $2.0\text{ V}$  で  $0\text{ mg}$  オフセットを示すように校正しています。

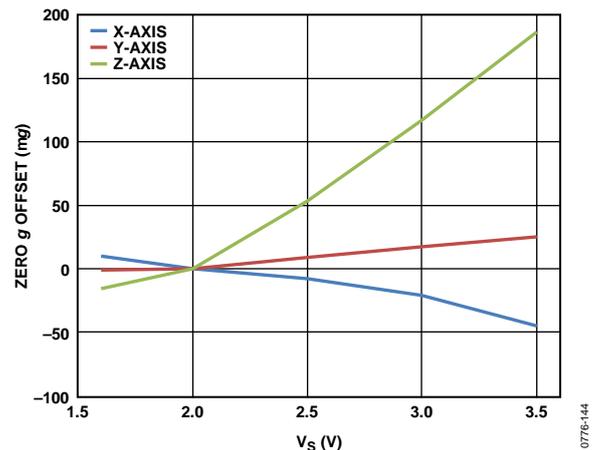


図 48. 電源電圧対  $0\text{ g}$  オフセット

## 取付けに関する機構上の留意点

ADXL362 は、プリント回路基板 (PCB) の支持点近くで PCB に取り付けることを推奨します。ADXL362 をプリント回路基板上のしっかりと固定されていない位置に取り付けると（図 49 を参照）、基板の振動が減衰されず、顕著な測定誤差が生じる場合があります。加速度センサーを基板支持点の近くに配置すれば、加速度センサー位置での基板振動が加速度センサーのメカニカル・センサー共振周波数を上回るため、加速度センサーによって検知される可能性が事実上はなくなります。センサーの近くに複数の支持点を設けたり、プリント基板を厚くしたりすることも、システム共振のセンサー性能に対する影響の低減に効果的です。

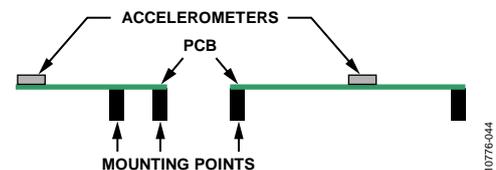


図 49. 加速度センサーの不適切な配置

加速度検出軸

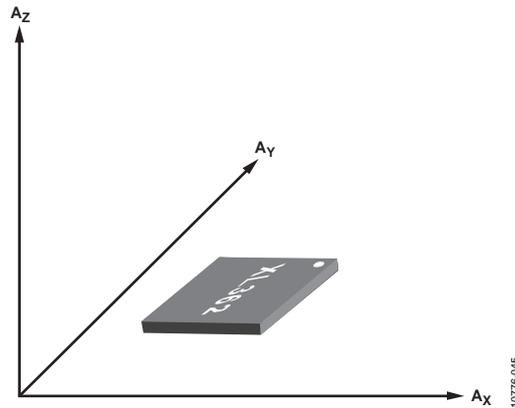


図 50. 加速度検出軸（検出軸で加速が生じると、対応する軸の出力が増加）

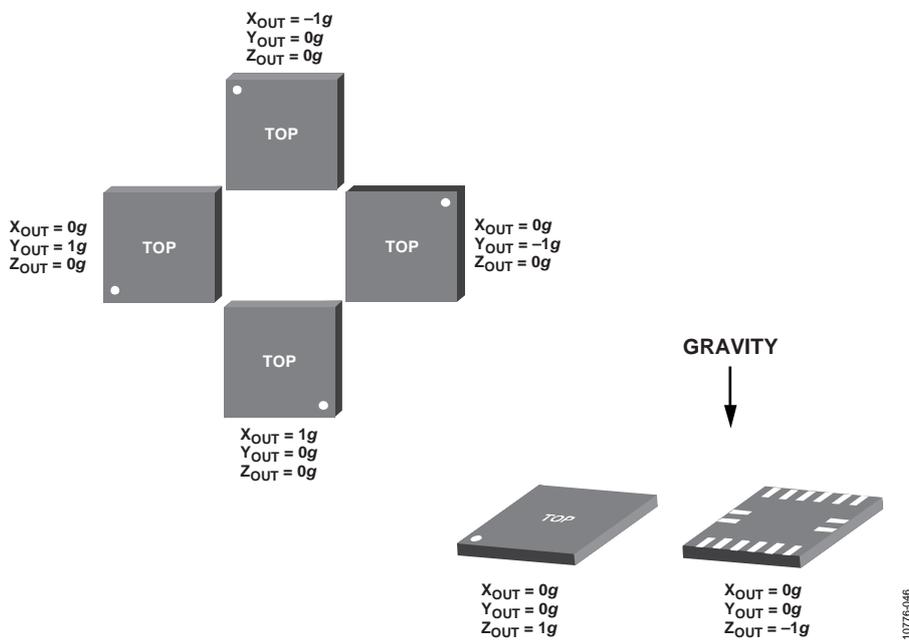


図 51. 重力方向と出力応答の関係

レイアウトと設計の推奨事項

図 52 は、推奨する PCB のランド・パターンを示します。

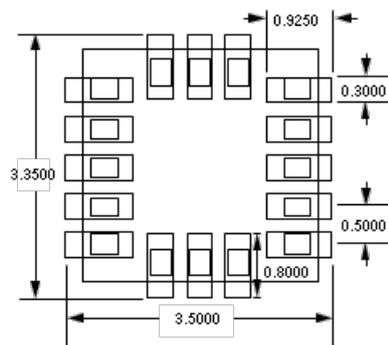


図 52. 推奨する PCB のランド・パターン  
(寸法単位：mm)

外形寸法

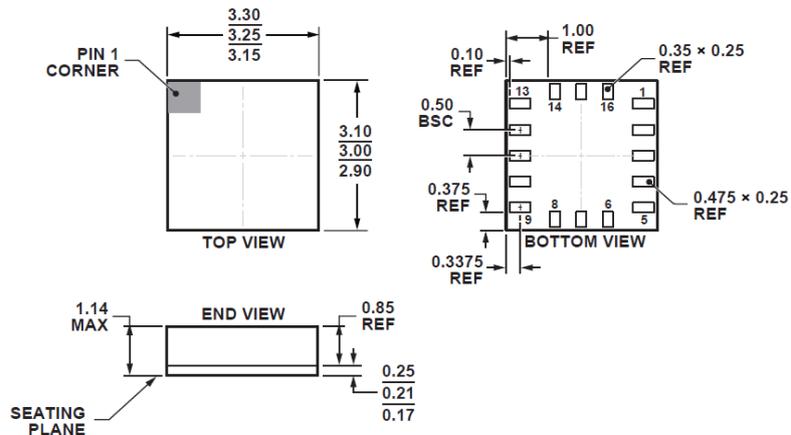


図 53. 16 端子のランド・グリッド・アレイ [LGA]  
(CC-16-4)寸法単位：mm

10-23-2012-A

オーダー・ガイド

Model <sup>1</sup>	Temperature Range	Package Description	Package Option	Quantity
ADXL362BCCZ-RL	-40°C to +85°C	16-Terminal Land Grid Array [LGA]	CC-16-4	5,000
ADXL362BCCZ-RL7	-40°C to +85°C	16-Terminal Land Grid Array [LGA]	CC-16-4	1,500
ADXL362BCCZ-R2	-40°C to +85°C	16-Terminal Land Grid Array [LGA]	CC-16-4	250
EVAL-ADXL362Z	-40°C to +85°C	Breakout Board		
EVAL-ADXL362Z-DB	-40°C to +85°C	Datalogger and Development Board		
EVAL-ADXL362Z-MLP	-40°C to +85°C	Low Power Real-Time Evaluation System		
EVAL-ADXL362Z-S	-40°C to +85°C	Satellite Board for Evaluation System		

<sup>1</sup> Z = RoHS 準拠製品.